

実行する表示装置に関し、特に絵素電極をマトリクス状に配列して高密度表示を行うアクティブマトリクス駆動方式の表示装置に関する。

(従来技術)

従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列された絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素電極とこれに対向する対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。絵素電極の駆動方式として、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT（薄膜トランジスタ）素子、MIM（金属-絶縁層-金属）素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆

動方式は、高コントラストの表示が可能であり、液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

第8図及び第9図に従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図を示す。第8図の基板は、互いに平行に配列されたゲートバス配線21と、ゲートバス配線21に直交して設けられたソースバス配線23を備えている。2本のゲートバス配線21及び2本のソースバス配線23に囲まれた矩形の各領域には、絵素電極41が配されている。ゲートバス配線21とソースバス配線23との交差部近傍のゲートバス配線21上には、スイッチング素子として機能するTFT31が形成されている。ゲートバス配線21の一部がTFT31のゲート電極として機能している。TFT31のドレイン電極は絵素電極41に電氣的に接続されている。TFT31のソース電極には、ソースバス配線23から分岐した支線が接続されている。

第9図のアクティブマトリクス基板は、第8図

の基板と同様であるが、T F T 3 1 付近の構成が異なる。即ち、T F T 3 1 はゲートバス配線 2 1 から分岐したゲートバス支線 2 2 上に形成されている。ゲートバス支線 2 2 の一部が T F T 3 1 のゲート電極として機能している。

(発明が解決しようとする課題)

このような表示装置を用いて高密度の表示を行う場合、非常に多数の絵素電極 4 1 と T F T 3 1 とを配列することが必要となる。ところが、T F T 3 1 は基板上に作製した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に寄与しない点欠陥を生ずる。点欠陥は表示装置の画像品位を著しく損ない、製品の歩留りを大きく低下させる。

点欠陥の主な原因は、大別すると 2 種類ある。1 つは走査信号によって絵素電極が選択されている時間内に、絵素電極に十分な充電が行われなため起こる不良(以下では「オン不良」と称す)である。他の 1 つは、充電された絵素電極の電荷が非選択時間内に漏洩してしまう不良(以下では

「オフ不良」と称す)である。オン不良はTFTの不良に起因する。オフ不良はTFTを介する電氣的漏洩によって生ずる場合と、絵素電極とバス配線との間の電氣的漏洩によって生じる場合とがある。何れの不良が生じて、絵素電極と対向電極との間に必要な電圧が印加されないため、点欠陥を生じることになる。このような不良が生じると、絵素電極と対向電極との間に印加される電圧が0Vのときに光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0Vのときに光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

このような欠陥は、レーザトリミング等を行うことにより修正し得る。しかし、この欠陥修正は、表示装置を組み立てる前のアクティブマトリクス基板の段階で行われなければならない。絵素欠陥を表示装置として組み立てた後に検出することは容易であるが、絵素欠陥をアクティブマトリクス基板の段階で検出することは極めて困難である。特に絵素数が10万個～50万個以上もある大型

表示装置に用いられる基板に於て、全ての絵素電極の電気的特性を検出して不良TFTを発見するには、極めて高精度の測定機器等を使用しなければならない。このため、検査工程が繁雑となり、量産性が阻害される。従って、コスト高になるという結果を招く。このような理由で、絵素数の多い大型表示装置では、上述のレーザ光を用いた基板の状態での絵素欠陥の修正を行なうことができないというのが実情である。

本発明はこのような問題点を解決するものであり、本発明の目的は、絵素欠陥が生じても、表示装置を組み立てた状態で該欠陥を目立たないように修正し得るアクティブマトリクス型表示装置を提供することである。

(課題を解決するための手段)

本発明のアクティブマトリクス型表示装置は、少なくとも一方が透光性を有する一対の絶縁性基板と、該一対の基板の何れか一方の基板上に配線された走査線と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されたスイッチン

グ素子と、該スイッチング素子に接続された絵素電極と、を備えたアクティブマトリクス型表示装置であって、該走査支線が、該走査支線の該スイッチング素子が形成されている部分以外の部分に於いて、該走査支線の該スイッチング素子が形成されている部分より幅の小さい部分を有しており、そのことによって上記目的が達成される。

(作用)

本発明のアクティブマトリクス型表示装置に於て、スイッチング素子の不良、信号線と絵素電極との間の弱いリーク電流の発生等により、オン不良又はオフ不良が生じた場合には、表示装置の状態で修正を行うことができる。まず、走査支線のスイッチング素子が形成されている部分以外の部分であって、走査支線のスイッチング素子が形成されている部分より幅の小さい部分に於いて、走査支線がレーザー光照射等によって切断される。本発明の表示装置では、このような幅の小さい部分が形成されているので、レーザー光等の光エネルギー照射によって走査支線を確実に切断し得る。

このような幅の小さい部分が走査支線に形成されていると、次のような利点がある。第1に、切断すべき部分の長さが短くなるので、レーザー光照射による切断を行い易い。また、レーザー光照射によって熔融される金属の量が少ないので、熔融した金属が走査線又は信号線に再び付着することによる走査線と信号線との間に電氣的リークが生じ難くなる。第2に、切断すべき部分と信号線との間の距離が大きくなるので、レーザー光等の照射に際し信号線を損傷することがなくなる。第3に、切断すべき部分と絵素電極との間の距離が大きくなるので、熔融した金属の再付着による走査線と絵素電極との間のリークが起こらない。

以上のように走査支線を切断した後、スイッチング素子の絵素電極に接続された電極と、信号線に接続された電極との間が、光エネルギー照射によって電氣的に接続される。スイッチング素子がTFTである場合には、この電氣的接続は、ソース電極とゲート電極との重畳部、及びドレイン電極とゲート電極との重畳部にそれぞれ光エネルギー

一を照射することにより行われる。光エネルギーとしてレーザ光を照射することにより、これらの重畳部にはスポット状に穴が開く。この穴の周囲では、ソース電極とゲート電極とが電氣的に接続され、ドレイン電極とゲート電極とが電氣的に接続される。このように、ソース電極とドレイン電極とは、ゲート電極を介して電氣的に接続される。

以上のようにして修正されたスイッチング素子に接続された絵素電極（以下では「修正絵素電極」と称する）に印加される電圧について、第7図を参照しながら説明する。第7図に於て、 G_n は n 番目の走査線の信号電圧（縦軸）と時間（横軸）との関係を表わし、 S_m は m 番目の信号線の信号電圧（縦軸）と時間（横軸）との関係を表わす。 P_{nm} は、 n 番目の走査線と m 番目の信号線とに接続された、正常な絵素電極に印加される電圧を表す。 P'_{nm} は、 n 番目の走査線と m 番目の信号線とに接続された、修正絵素電極に印加される電圧を表わす。

走査線には G_n 、 G_{n+1} に示すように順次スイッ

チング素子を選択する信号 (V_{gn}) が選択時間 T_{on} の間出力される。走査線の選択時間 T_{on} に対応して、信号線には映像信号電圧 V_g が出力され、正常な絵素電極では P_{nn} に示すように、この信号電圧 V_g が非選択時間 T_{off} の間保持される。そして、次に選択信号電圧 V_{gn} が印加されると、信号線には、 $-V_g$ の映像信号が印加される。

これに対し、修正絵素電極には、 P'_{nn} に示すように、信号線からの映像信号が常に印加されるため、修正絵素電極は正常には機能し得ない。しかし、この修正絵素電極によって表示される絵素は、1周期を通して見るとこの1周期の間に信号線に印加された映像信号の実効値に相当する表示を行う。従って、この絵素は完全な輝点又は黒点となることはなく、信号線に沿って並ぶ絵素の平均的な明るさの表示を行う。従って、この絵素はきわめて判別し難い絵素欠陥となる。

上述のようにして接続された部分に於ける電気抵抗は、スイッチング素子の選択状態での抵抗（以下では「オン抵抗」と称する）よりも小さいこ

とが必要である。その理由は以下のようである。
スイッチング素子のオン抵抗の値は、スイッチング素子が選択されている時間内に絵素電極に電荷を充電し得るだけの電流が流れるように設定されている。従って、上記の接続を行った部分での抵抗がオン抵抗より大きいと、修正絵素電極にはスイッチング素子の選択時間毎に変化する信号電圧が確実に書き込まれず、修正絵素電極に印加される電圧の実効値が小さくなってしまう。このような状態では、修正絵素電極によって表示される絵素と他の正常な絵素との間で明るさの違いが大きくなり、絵素欠陥として視覚的に認識されることになる。

(実施例)

本発明の実施例について以下に説明する。

第1図に本発明の表示装置の一実施例に用いられるアクティブマトリクス基板の平面図を示す。第3図に第1図の基板を用いた表示装置の第1図に於けるⅢ-Ⅲ線に沿った断面図を示す。本実施例のアクティブマトリクス型表示装置を製造工程

に従って説明する。本実施例では、絶縁性基板として透明のガラス基板を用いた。ガラス基板 1 上に走査線として機能するゲートバス配線 2 1 と、該ゲートバス配線 2 1 から分岐するゲートバス支線 2 2 とを形成した。ゲートバス支線 2 2 は走査支線として機能している。ゲートバス配線 2 1 及びゲートバス支線 2 2 は一般に Ta、Ti、Al、Cr 等の単層又はこれらの多層金属で形成されるが、本実施例では Ta を使用した。ゲートバス配線 2 1 及びゲートバス支線 2 2 は、スパッタリング法により形成された Ta 金属層をパターニングすることにより形成される。ゲートバス配線 2 1 及びゲートバス支線 2 2 を形成する前に、ガラス基板 1 上に Ta_2O_5 等から成るベースコート膜を形成してもよい。ゲートバス支線 2 2 の平面形状については後述する。

ゲートバス配線 2 1 及びゲートバス支線 2 2 上には、 SiN_x からなるゲート絶縁膜 1 1 を全面に形成した。ゲート絶縁膜 1 1 は、プラズマ CVD 法により 3000 Å の厚さに形成されている。

次に、ゲートバス支線 2 2 の先端部に、スイッチング素子として機能する T F T 3 1 を形成した。ゲートバス支線 2 2 の一部が T F T 3 1 のゲート電極 2 5 として機能する。上述のようにゲート絶縁膜 1 1 を形成した後、後にチャンネル層 1 2 となるアモルファスシリコン (a - S i) 層と、後にエッチングストッパ層 1 3 となる S i N_x層とを堆積させた。 a - S i 層の厚さは 3 0 0 Å、 S i N_x層の厚さは 2 0 0 0 Å である。次に、 S i N_x層のパターニングを行い、エッチングストッパ層 1 3 を形成した。更に、 a - S i 層及びエッチングストッパ層 1 3 上の全面に、後にコンタクト層 1 4、 1 4 となる、 P (リン) を添加した n⁺型 a - S i 層を、プラズマ C V D 法により 8 0 0 Å の厚さに堆積させた。次に、上記 a - S i 層及び n⁺型 a - S i 層のパターニングを同時に行い、チャンネル層 1 2 及びコンタクト層 1 4、 1 4 を形成した。

次に、後にソース電極 3 2、信号線として機能するソースバス配線 2 3、及びドレイン電極 3 3 となる T i 金属層を形成した。上記ソースバス配

線 2 3 等は、一般に、Ti、Al、Mo、Cr等の単層又はこれらの多層金属で形成されるが、本実施例ではTiを使用した。Ti金属層はスパッタリング法により形成される。このTi金属層をパターンニングすることにより、ソース電極32、ソースバス配線23、及びドレイン電極33を形成した。ソースバス配線23とゲートバス配線21とは、前述のゲート絶縁膜11を挟んで交差している。

次に、第1図に示すように、ゲートバス配線21とソースバス配線23とに囲まれた矩形の領域に、ITO (Indium tin oxide) から成る絵素電極41を形成した。絵素電極41はTFT31のドレイン電極33の端部に重畳され、ドレイン電極33に電氣的に接続されている。

更に、TFT31及び絵素電極41を形成した基板1上の全面に、SiNxからなる保護膜17を堆積した。保護膜17は、絵素電極41の中央部の上で除去した窓あき形状としてもよい。保護膜17上には配向膜19を形成した。ガラス基板1

に対向するガラス基板 2 上には、対向電極 3 及び配向膜 9 が形成されている。これらの基板 1 及び 2 上の間に液晶層 1 8 を封入し、本実施例のアクティブマトリクス型表示装置が完成する。

T F T 3 1 の近傍の構成について説明する。T F T 3 1 付近の拡大図を第 2 図に示す。前述のように T F T 3 1 はゲートバス配線 2 1 から分岐したゲートバス支線 2 2 上に形成されている。T F T 3 1 のドレイン電極 3 3 は絵素電極 4 1 に電氣的に接続され、ソース電極 3 2 はソースバス配線 2 3 に電氣的に接続されている。ゲートバス支線 2 2 は、ゲートバス支線 2 2 の T F T 3 1 が形成されている部分以外の部分に於いて、ゲートバス支線 2 2 の T F T 3 1 が形成されている部分より幅の小さい部分を有している。このように幅の小さい部分を設けることにより、絵素電極 4 1 からゲートバス支線 2 2 までの距離 X を、前述の第 9 図の従来例のそれよりも大きくすることができる。距離 X が大きいことにより、レーザ光等の光エネルギーを用いてゲートバス支線 2 2 を容易に、し

かも確実に切断することができる。距離 X が 10 μ m 以上であれば確実に切断できることを確認した。距離 X が小さいと、TFT 31 を損傷することなくゲートバス支線 22 を切断することが困難であるばかりではなく、照射されるレーザー光がゲートバス配線 21 とソースバス配線 23 との交差部に悪影響を及ぼし、これらのバス配線 21 及び 23 間の絶縁不良を起こす場合が生じる。

以上の構成を有するアクティブマトリクス型表示装置に於いて、TFT 31 が不良となったり、ソースバス配線 23 と絵素電極 41 との間に弱いリーク電流が発生した場合には、絵素欠陥が生じる。このような場合には、次のようにして修正が行われる。まず、第 2 図の破線で示す領域 51 に光エネルギーを照射することにより、ゲートバス支線 22 を切断する。本実施例では光エネルギーとして、YAG レーザ光を用いた。これにより、ゲートバス支線 22 はゲートバス配線 21 から電氣的に絶縁される。前述のように、ゲートバス支線 22 は、ゲートバス支線 22 の TFT 31 が形

成されている部分以外の部分に於いて、ゲートバス支線 2 2 の T F T 3 1 が形成されている部分より幅の小さい部分を有しているので、ゲートバス支線 2 2 は容易にしかも確実に切断される。レーザー光は基板 1 及び 2 の何れの基板から照射してもよいが、基板 2 には遮光膜が形成されている場合が多く、その場合には基板 1 側から照射する。本実施例でも基板 1 側から照射した。

次に、第 2 図に破線で示す領域 5 2 及び 5 3、即ち、第 3 図の矢印 2 6 及び 2 7 で示す部分にレーザー光を照射する。これにより、領域 5 2 ではソース電極 3 2 とゲート電極 2 5 とが電氣的に接続され、領域 5 3 ではドレイン電極 3 3 とゲート電極 2 5 とが電氣的に接続される。従って、ソース電極 3 2 とドレイン電極 3 3 とはゲート電極 2 5 を介して電氣的に接続される。

以上のようにして修正された T F T 3 1 に接続された絵素電極 4 1 (修正絵素電極) には、ソースバス配線 2 3 の信号が常に印加されるため、修正絵素電極は正常には機能することはできない。

しかし、修正絵素電極によって表示される絵素は、ソースバス配線 2 3 に印加される信号の実効値に相当する表示を行うので、この絵素は完全な輝点又は黒点となることはなく、ソースバス配線 2 3 に沿って並ぶ絵素の平均的な明るさの表示を行うことになる。従って、この絵素は、きわめて判別し難い絵素欠陥となる。

上述のようにレーザー光照射を行っても、ゲートバス支線 2 2 及び T F T 3 1 上には保護膜 1 7 が形成されているので、熔融した金属等が表示媒体である液晶層 1 8 に混入することもなく、表示には影響しない。また、レーザー光の照射条件を変えることにより、同じレーザー光を用いて金属層間の熔融接続と金属層の切断とを行うことが可能であることが確認されている。

また、上記の修正に於いて、T F T 3 1 のゲート電極 2 5 とソース電極 3 2 及びドレイン電極 3 3 との接続を先に行い、ゲートバス支線 2 2 の切断を後に行ってもよい。

ゲートバス支線 2 2 は、第 4 図 (a) 又は (b)

に示す平面構成とすることもできる。第4図(a)に示すゲートバス支線22は、前述の第9図のゲートバス支線22に於いて絵素電極41側の部分のみを取り除くことにより、ゲートバス支線22の幅の小さい部分が形成されている。同様に、第4図(b)に示すゲートバス支線22は、前述の第9図のゲートバス支線22に於いてソースバス配線23側の部分のみを取り除くことにより、ゲートバス支線22の幅の小さい部分が形成されている。

本発明は、第5図に示すように、付加容量42を有するアクティブマトリクス型表示装置にも適用できる。第5図の表示装置は、前述の第1図～第3図に示す実施例に付加容量42を設けたものである。付加容量42は、基板1上にゲートバス配線21と並行して設けられた付加容量用電極24と、絵素電極41との重畳部(斜線部)に形成されている。第5図の表示装置に於いても前述の第1図～第3図の実施例と同様に絵素欠陥を修正することができる。

更に、本発明は第6図の構成を有するアクティブマトリクス型表示装置にも適用することができる。この表示装置は、第5図の表示装置に於いて、付加容量42の占める部分による開口部の面積の減少を抑えたものである。即ち、この表示装置では、ゲートバス配線21の幅を広げ、絵素電極41の一部と重畳されている。この構成では、隣接する非選択状態のゲートバス配線21を付加容量用電極として用いることができる。しかも、第5図のようにゲートバス配線21と付加容量用電極24との間に隙間が存在しないので、開口部の面積の減少を抑えることができる。この表示装置に於いても、第1図～第3図の実施例と同様に絵素欠陥が修正される。

上記何れの実施例に於いても、TFT31のゲート電極が下に、ソース電極及びドレイン電極が上に形成されている例を示したが、ゲート電極が上に、ソース電極及びドレイン電極が下に形成されたタイプのTFTを用いることもできる。

また、上記の実施例ではスイッチング素子とし

てT F Tを用いたが、レーザ光等の光エネルギー照射によって、信号線側の電極と絵素電極側の電極とを電氣的に接続し得るスイッチング素子であれば本発明に用いることができる。

(発明の効果)

本発明のアクティブマトリクス型表示装置では、絵素欠陥を容易に検出することができる表示装置の状態、該絵素欠陥を目立たないように修正することができる。従って、本発明によれば、高い歩留りで表示装置を生産することができ、表示装置のコスト低下に寄与することができる。

4. 図面の簡単な説明

第1図は本発明のアクティブマトリクス型表示装置の一実施例に用いられるアクティブマトリクス基板の平面図、第2図は第1図のT F T近傍の拡大平面図、第3図は第1図の基板を用いた表示装置の第1図に於けるⅢ-Ⅲ線に沿った断面図、第4図(a)及び(b)は他の実施例のゲートバス支線を示す平面図、第5図及び第6図はそれぞれ本発明の他の実施例の平面図、第7図は走査線

及び信号線に印加される信号と絵素電極の電圧との関係を示す図、第8図及び第9図はそれぞれ従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図である。

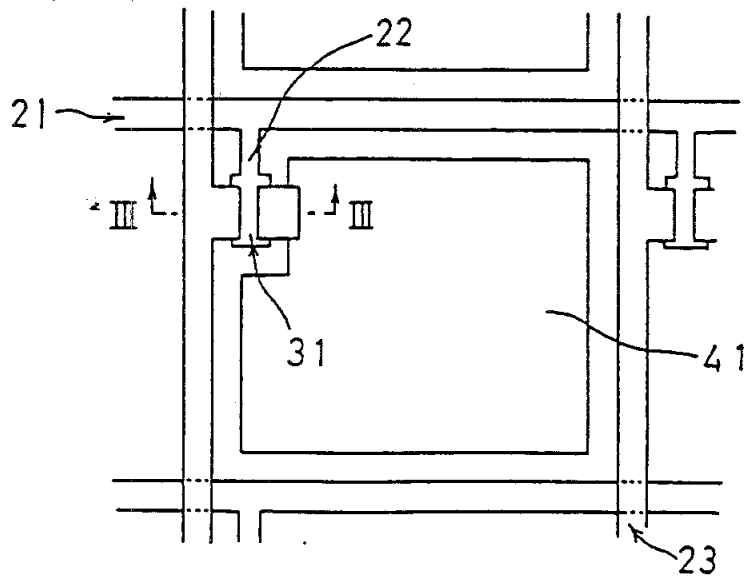
1, 2…ガラス基板、3…対向電極、9, 19…配向膜、11…ゲート絶縁膜、12…チャンネル層、13…エッチングストップ層、14…コンタクト層、18…液晶層、21…ゲートバス配線、22…ゲートバス支線、23…ソースバス配線、24…付加容量用電極、25…ゲート電極、31…TFT、32…ソース電極、33…ドレイン電極、41…絵素電極、42…付加容量。

以 上

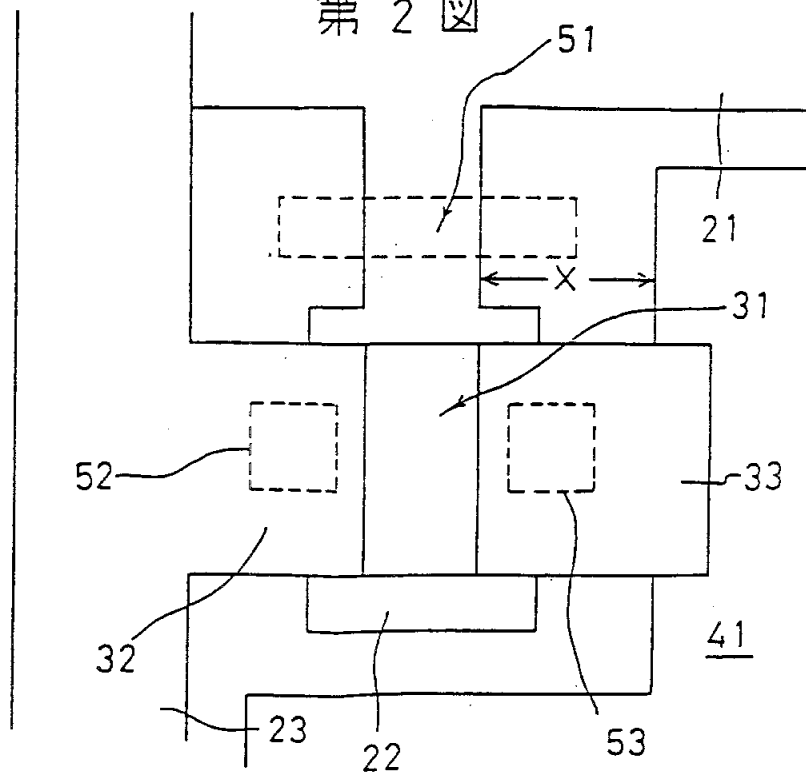
出願人 シャープ株式会社

代理人 弁理士 山本秀策

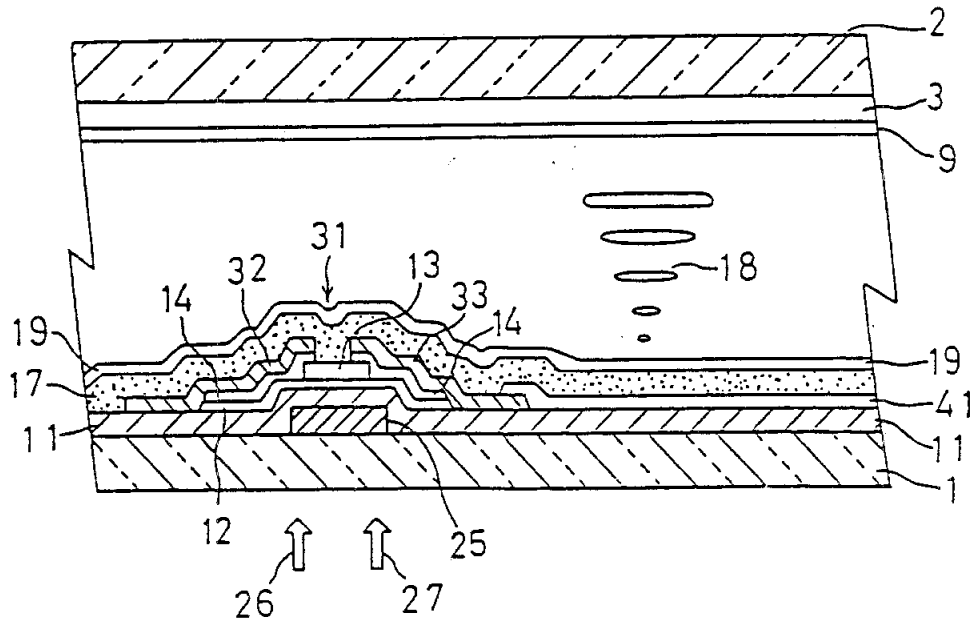
第 1 図



第 2 図



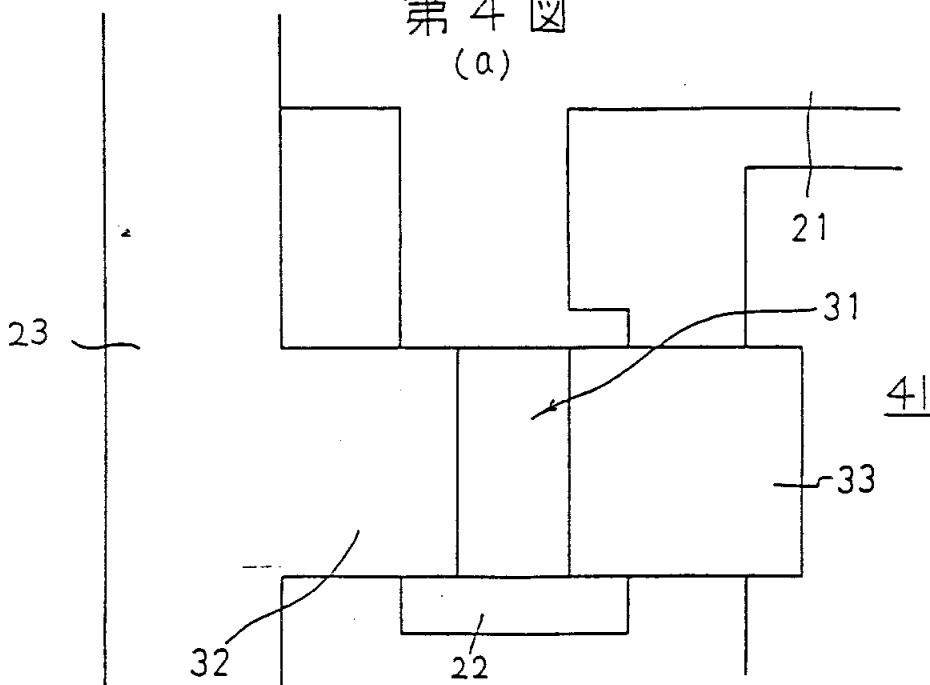
第 3 図



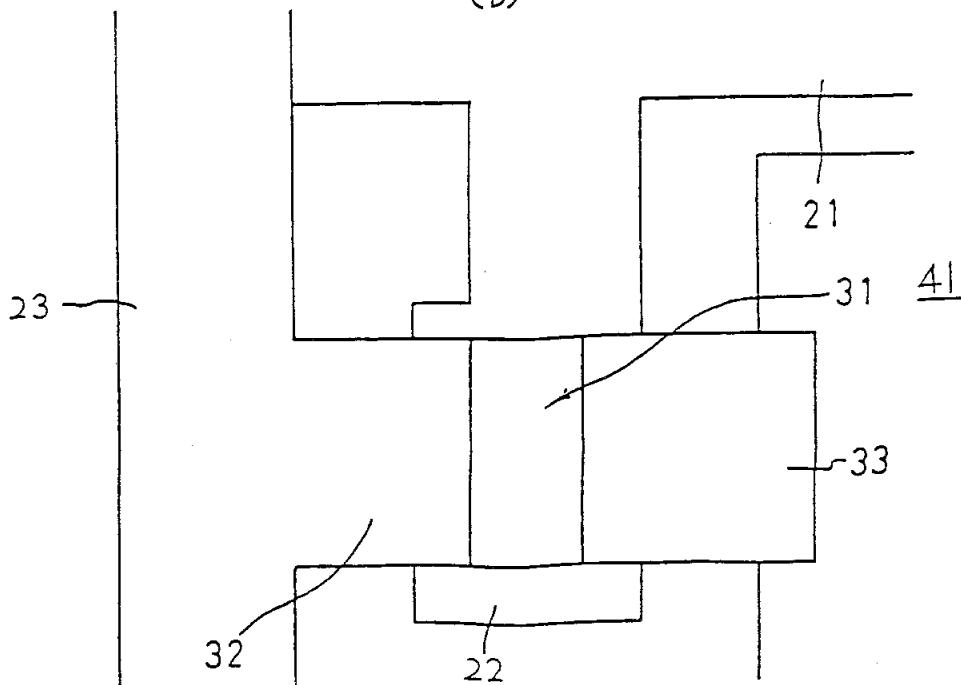
出願人 シャープ株式会社
 代理人 弁理士 山本秀策

第 4 図

(a)

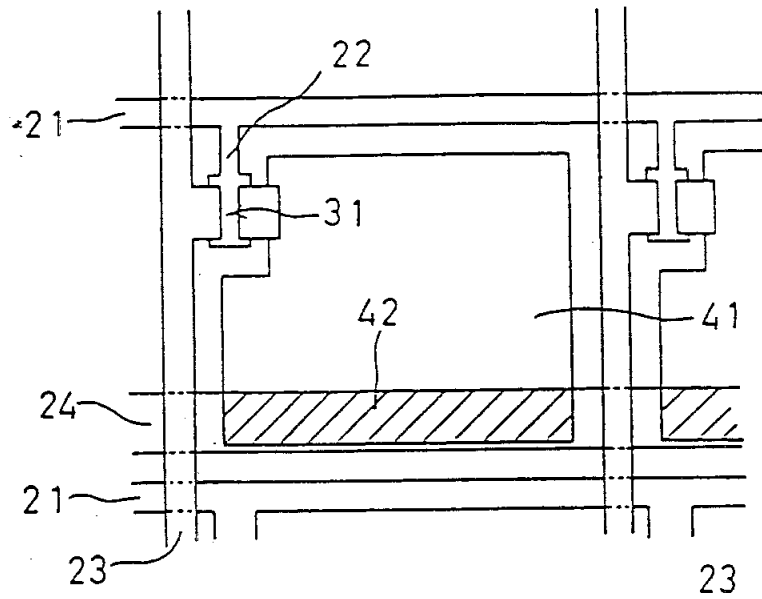


(b)

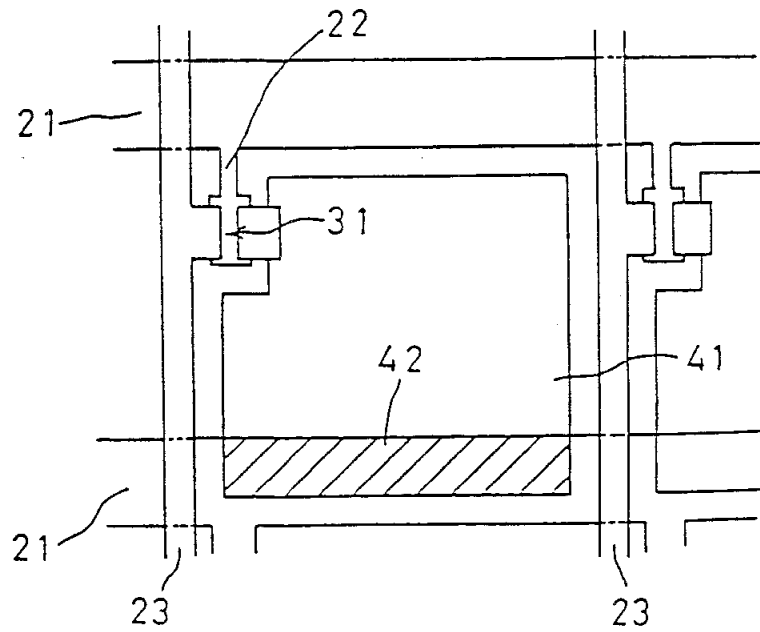


23

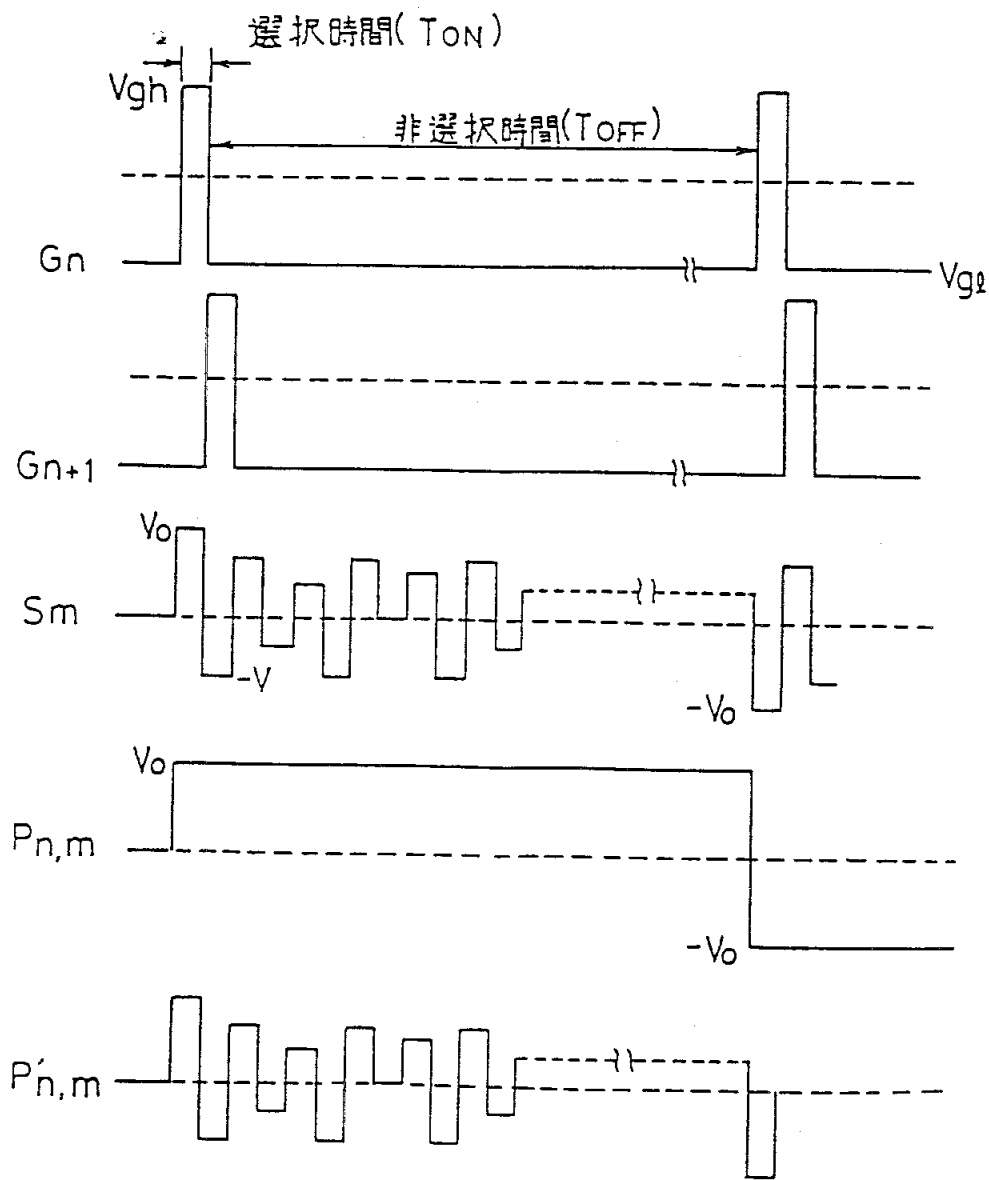
第 5 図



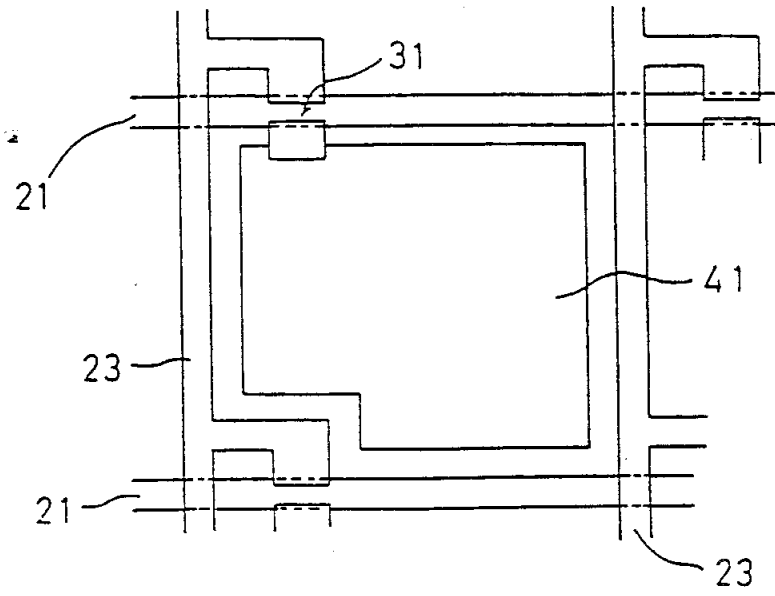
第 6 図



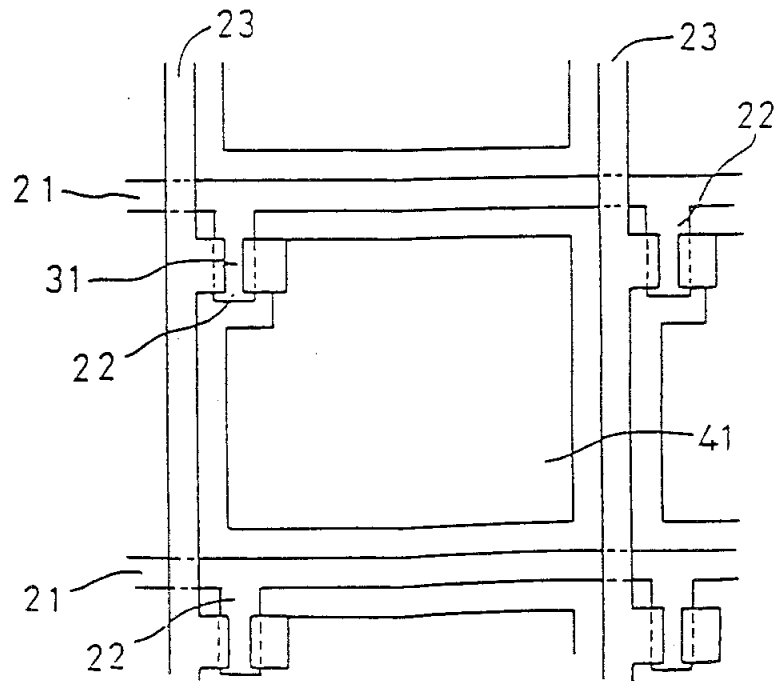
第 7 圖



第 8 図



第 9 図



会社
秀策

SHC 001466

#4



日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙の書類は下記の出願書類の謄本に相違ないことを証明する。
The [redacted] certify that the annexed is a true copy of the following application as filed
with [redacted] office.

出願年月日 1990年5月11日
Date of application:

出願番号 平成2年特許願第121787号
App. number:

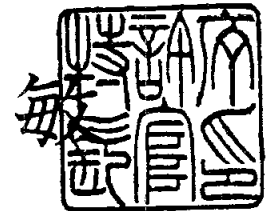
出願人 シャープ株式会社
Applicant:

RECEIVED
SEP 11 1991
PATENT OFFICE

1990年11月14日

特許庁長官
Commissioner,
Patent Office

植松



出証平 2-65545


SHC 001467



国際特許分類	
サブクラス	グループ
G 02 F	1 / 133


(14,000円)

特 許 願 (1)

平成 2 年 5 月 

特許庁長官殿

1. 発明の名称

アクティブマトリクス型表示装置

2. 請求項の数：1

3. 発明者

住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 金森 謙 (ほか5名)

4. 特許出願人

住所 〒545 大阪市阿倍野区長池町22番22号

名称 (504) シャープ株式会社

代表者 辻 晴雄

5. 代理人

住所 〒530 大阪府大阪市北区西天満

6丁目1番2号 千代田ビル別館4階

(7828) 弁理士 山本秀策

電話 (大阪) 06-361-1139



2 121787



SHC 001468

6. 添付書類の目録

(1)委任状	1通
(2)願書副本	1通
(3)明細書	1通
(4)函面	1通

7. 前記以外の発明者

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 片山 幹雄



住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 中沢 清

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 加藤 博章

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 矢野 耕三



住所 〒545 大阪市阿倍野区长池町22番22号
シャープ株式会社内
氏名 近藤 直文



SHC 001470

住所 〒545 大阪市阿倍野区长池町22番22号
シャープ株式会社内
氏名 近藤 直文



SHC 001471

明 細 書

1. 発明の名称

アクティブマトリクス型表示装置

2. 特許請求の範囲

1. 少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に配線された走査線と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されスイッチング素子と、該スイッチング素子に接続された絵素電極とを、備えたアクティブマトリクス型表示装置であって、

該スイッチング素子の該走査線側の側部から該走査線までの距離が、光エネルギーを照射して該走査支線を切断し得る大きさであるアクティブマトリクス型表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより、表示を実行する表示装置に関し、特に絵素電極をマトリ

クス状に配列して高密度表示を行うアクティブマトリクス駆動方式の表示装置に関する。

(従来技術)

従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列された絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素電極とこれに対向する対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。絵素電極の駆動方式として、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT(薄膜トランジスタ)素子、MIM(金属-絶縁層-金属)素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、

液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

第7図及び第8図に従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図を示す。第7図の基板では、互いに平行に配列されたゲートバス配線21に直交して、ソースバス配線23が配設されている。2本のゲートバス配線21及び2本のソースバス配線23に囲まれた矩形の各領域には、絵素電極41が配されている。ゲートバス配線21とソースバス配線23との交差部近傍のゲートバス配線21上には、スイッチング素子として機能するTFT31が形成されている。ゲートバス配線21の一部がTFT31のゲート電極として機能している。TFT31のドレイン電極は絵素電極41に電氣的に接続されている。TFT31のソース電極には、ソースバス配線23から分岐した支線が接続されている。

第8図のアクティブマトリクス基板は、第7図の基板と同様であるが、TFT31付近の構成が

異なる。即ち、TFT31はゲートバス配線21から分岐したゲートバス支線22上に形成されている。ゲートバス支線22の一部がTFT31のゲート電極として機能している。

(発明が解決しようとする課題)

このような表示装置を用いて高密度の表示を行う場合、非常に多数の絵素電極41とTFT31とを配列することが必要となる。ところが、TFT31は基板上に作製した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に寄与しない点欠陥を生ずる。点欠陥は表示装置の画像品位を著しく損ない、製品の歩留りを大きく低下させる。

点欠陥の主な原因は、大別すると2種類ある。1つは走査信号によって絵素電極が選択されている時間内に、絵素電極に十分な充電が行われなかったために起こる不良(以下では「オン不良」と称す)である。他の1つは、充電された絵素電極の電荷が非選択時間内に漏洩してしまう不良(以下では「オフ不良」と称す)である。オン不良はTFT

の不良に起因する。オフ不良はTFTを介する電氣的漏洩によって生ずる場合と、絵素電極とバス配線との間の電氣的漏洩によって生じる場合とがある。何れの不良が生じてても、絵素電極と対向電極との間に必要な電圧が印加されないため、点欠陥を生じることになる。このような不良が生じると、絵素電極と対向電極との間に印加される電圧が0Vのときに光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0Vのときに光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

このような欠陥は、レーザトリミング等を行うことにより修正し得る。しかし、この欠陥修正は、表示装置を組み立てる前のアクティブマトリクス基板の段階で行われなければならない。絵素欠陥を表示装置として組み立てた後に検出することは容易であるが、絵素欠陥をアクティブマトリクス基板の段階で検出することは極めて困難である。特に絵素数が10万個～50万個以上もある大型表示装置では、全ての絵素電極の電氣的特性を検

出して不良TFTを発見するには、極めて高精度の測定機器等を使用しなければならない。このため、検査工程が繁雑となり、量産性が阻害される。従って、コスト高になるという結果を招く。このような理由で、絵素数の多い大型表示装置では、上述のレーザ光を用いた基板の状態での絵素欠陥の修正を行なうことができないというのが実情である。

本発明はこのような問題点を解決するものであり、本発明の目的は、絵素欠陥が生じても、表示装置を組み立てた状態で該欠陥を目立たないように修正し得るアクティブマトリクス型表示装置を提供することである。

(課題を解決するための手段)

本発明のアクティブマトリクス型表示装置は、少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に配線された走査線と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されスイッチング素子と、該スイッチング素子に接続された絵素電

極とを、備えたアクティブマトリクス型表示装置であって、該スイッチング素子の該走査線側の側部から該走査線までの距離が、光エネルギーを照射して該走査支線を切断し得る大きさであり、そのことによって上記目的が達成される。

また、前記絵素電極に絶縁膜を挟んで対向する付加容量用電極を更に備えた構成とすることもできる。

更に、前記絵素電極が、該絵素電極に接続された該走査線に隣接する該走査線に重畳され、該絵素電極と該隣接する走査線との間で付加容量が形成されている構成とすることもできる。

(作用)

本発明のアクティブマトリクス型表示装置に於て、スイッチング素子の不良、信号線と絵素電極との間の弱いリーク電流の発生等により、オン不良又はオフ不良が生じた場合には、表示装置の状態で修正を行うことができる。まず、走査支線がレーザー光照射等によって切断される。本発明の表示装置では、スイッチング素子の走査線側の側部

から該走査線までの距離が、レーザ光等の光エネルギーを照射して走査支線を切断し得る大きさに設定されているので、走査支線を確実に切断し得る。次に、スイッチング素子の絵素電極に接続された電極と、信号線に接続された電極との間が、光エネルギー照射によって電氣的に接続される。スイッチング素子がTFTである場合には、この電氣的接続は、ソース電極とゲート電極との重畳部、及びドレイン電極とゲート電極との重畳部にそれぞれ光エネルギーを照射することにより行われる。光エネルギーとしてレーザ光を照射することにより、これらの重畳部にはスポット状に穴が開く。この穴の周囲では、ソース電極とゲート電極とが電氣的に接続され、ドレイン電極とゲート電極とが電氣的に接続される。このように、ソース電極とドレイン電極とは、ゲート電極を介して電氣的に接続される。

以上のようにして修正されたスイッチング素子に接続された絵素電極（以下では「修正絵素電極」と称する）に印加される電圧について、第6図を

参照しながら説明する。第6図に於て、 G_n は n 番目の走査線の信号電圧（縦軸）と時間（横軸）との関係を表わし、 S_m は m 番目の信号線の信号電圧（縦軸）と時間（横軸）との関係を表わす。 P_{nm} は、 n 番目の走査線と m 番目の信号線とに接続された、正常な絵素電極に印加される電圧を表す。 P'_{nm} は、 n 番目の走査線と m 番目の信号線とに接続された、修正絵素電極に印加される電圧を表わす。

走査線には G_n 、 G_{n+1} に示すように順次スイッチング素子を選択する信号（ V_{0h} ）が選択時間 T_{0n} の間出力される。走査線の選択時間 T_{0n} に対応して、信号線には映像信号電圧 V_0 が出力され、正常な絵素電極では P_{nm} に示すように、この信号電圧 V_0 が非選択時間 T_{0r} の間保持される。そして、次に選択信号電圧 V_{0h} が印加されると、信号線には、 $-V_0$ の映像信号が印加される。

これに対し、修正絵素電極には、 P'_{nm} に示すように、信号線からの映像信号が常に印加されるため、修正絵素電極は正常には機能し得ない。しか

し、この修正絵素電極によって表示される絵素は、1周期を通してみるとこの1周期の間に信号線に印加された映像信号の実効値に相当する表示を行う。従って、この絵素は完全な輝点又は黒点となることはなく、信号線に沿って並ぶ絵素の平均的な明るさの表示を行う。従って、この絵素はきわめて判別し難い絵素欠陥となる。

上述のようにして接続された部分に於ける電気抵抗は、スイッチング素子の選択状態での抵抗（以下では「オン抵抗」と称する）よりも小さいことが必要である。その理由は以下のものである。スイッチング素子のオン抵抗の値は、スイッチング素子が選択されている時間内に絵素電極に電荷を充電し得るだけの電流が流れるように設定されている。従って、上記の接続を行った部分での抵抗がオン抵抗より大きいと、修正絵素電極にはスイッチング素子の選択時間毎に変化する信号電圧が確実に書き込まれず、修正絵素電極に印加される電圧の実効値が小さくなってしまふ。このような状態では、修正絵素電極によって表示される絵

素と他の正常な絵素との間で明るさの違いが大きくなり、絵素欠陥として視覚的に認識されることになる。

(実施例)

本発明の実施例について以下に説明する。

第1図に本発明の表示装置の一実施例に用いられるアクティブマトリクス基板の平面図を示す。第3図に第1図の基板を用いた表示装置の第1図に於けるⅢ-Ⅲ線に沿った断面図を示す。本実施例のアクティブマトリクス型表示装置を製造工程に従って説明する。本実施例では、絶縁性基板として透明のガラス基板を用いた。ガラス基板1上に走査線として機能するゲートバス配線21と、該ゲートバス配線21から分岐するゲートバス支線22とを形成した。ゲートバス配線21及びゲートバス支線22は一般にTa、Ti、Al、Cr等の単層又はこれらの多層金属で形成されるが、本実施例ではTaを使用した。ゲートバス配線21及びゲートバス支線22は、スパッタリング法により形成されたTa金属層をパターニングする

ことにより形成される。ゲートバス配線 2 1 及びゲートバス支線 2 2 を形成する前に、ガラス基板 1 上に Ta_2O_5 等から成るベースコート膜を形成してもよい。尚、ゲートバス支線 2 2 の長さについては後述する。

ゲートバス配線 2 1 及びゲートバス支線 2 2 上には、 SiN_x からなるベース絶縁膜 1 1 を全面に形成した。ゲート絶縁膜 1 1 は、プラズマ CVD 法により 3000 Å の厚さに形成されている。

次に、ゲートバス支線 2 2 の先端部に、スイッチング素子として機能する TFT 3 1 を形成した。ゲートバス支線 2 2 の一部が TFT 3 1 のゲート電極 2 5 として機能する。上述のようにゲート絶縁膜 1 1 を形成した後、後にチャネル層 1 2 となるアモルファスシリコン (a-Si) 層と、後にエッチングストップ層 1 3 となる SiN_x 層とを堆積させた。a-Si 層の厚さは 300 Å、 SiN_x 層の厚さは 2000 Å である。次に、 SiN_x 層のパターニングを行い、エッチングストップ層 1 3 を形成した。更に、a-Si 層及びエッチング

ストップバ層 1 3 上の全面に、後にコンタクト層 1 4、1 4 となる、P (リン) を添加した n⁺型 a-Si 層を、プラズマ CVD 法により 800 Å の厚さに堆積させた。次に、上記 a-Si 層及び n⁺型 a-Si 層のパターニングを同時に行い、チャネル層 1 2 及びコンタクト層 1 4、1 4 を形成した。

次に、後にソース電極 3 2、信号線として機能するソースバス配線 2 3、及びドレイン電極 3 3 となる Ti 金属層を形成した。上記ソースバス配線 2 3 等は、一般に、Ti、Al、Mo、Cr 等の単層又はこれらの多層金属で形成されるが、本実施例では Ti を使用した。Ti 金属層はスパッタリング法により形成される。この Ti 金属層をパターニングすることにより、ソース電極 3 2、ソースバス配線 2 3、及びドレイン電極 3 3 を形成した。ソースバス配線 2 3 とゲートバス配線 2 1 とは、前述のゲート絶縁膜 1 1 を挟んで交差している。

次に、第 1 図に示すように、ゲートバス配線 2 1 とソースバス配線 2 3 とに囲まれた矩形の領域

に、ITO (Indium tin oxide) から成る絵素電極 4 1 を形成した。絵素電極 4 1 は TFT 3 1 のドレイン電極 3 3 の端部に重畳され、ドレイン電極 3 3 に電氣的に接続されている。

更に、TFT 3 1 及び絵素電極 4 1 を形成した基板上の全面に、 SiN_x からなる保護膜 1 7 を堆積した。保護膜 1 7 は、絵素電極 4 1 の中央部の上で除去した窓状の形状としてもよい。保護膜 1 7 上には配向膜 1 9 を形成した。ガラス基板 1 に対向するガラス基板 2 上には、対向電極 3 及び配向膜 9 が形成されている。これらの基板 1 及び 2 上の間に液晶層 1 8 を挟み、本実施例のアクティブマトリクス型表示装置が完成する。

TFT 3 1 の近傍の構成について説明する。TFT 3 1 付近の拡大図を第 2 図に示す。前述のように TFT 3 1 はゲートバス配線 2 1 から分岐したゲートバス支線 2 2 上に形成されている。TFT 3 1 のドレイン電極 3 3 は絵素電極 4 1 に電氣的に接続され、ソース電極 3 2 はソースバス配線 2 3 に電氣的に接続されている。TFT 3 1 のゲ

ートバス配線 2 1 側の側部からゲートバス配線 2 1 までの距離 X は、前述の第 8 図の従来例のそれよりも大きく、レーザ光等の光エネルギーを用いてゲートバス支線 2 2 を切断し得る大きさである。距離 X が 10 μ m 以上であれば確実に切断できることを確認した。距離 X が小さいと、T F T 3 1 を損傷することなくゲートバス支線 2 2 を切断することが不可能であるばかりではなく、照射されるレーザ光がゲートバス配線 2 1 とソースバス配線 2 3 との交差部に悪影響を及ぼし、これらのバス配線 2 1 及び 2 3 間の絶縁不良を起こす場合が生じる。

以上の構成を有するアクティブマトリクス型表示装置に於いて、T F T 3 1 が不良となったり、ソースバス配線 2 3 と絵素電極 4 1 との間に弱いリーク電流が発生した場合には、絵素欠陥が生じる。このような場合には、次のようにして修正が行われる。まず、第 2 図に破線で示す領域 5 1 に光エネルギーを照射することにより、ゲートバス支線 2 2 を切断する。これにより、ゲートバス支

線 2 2 はゲートバス配線 2 1 から電氣的に絶縁される。本実施例では光エネルギーとして、Y A G レーザ光を用いた。前述のように、距離 X は十分大きく設定されているので、ゲートバス支線 2 2 の切断は確実に行われる。レーザ光は基板 1 及び 2 の何れの基板から照射してもよいが、基板 2 には遮光膜が形成されている場合が多く、その場合には基板 1 側から照射する。本実施例でも基板 1 側から照射した。次に、第 2 図に破線で示す領域 5 2 及び 5 3、即ち、第 3 図の矢印 2 6 及び 2 7 で示す部分にレーザ光を照射する。これにより、領域 5 2 ではソース電極 3 2 とゲート電極 2 5 とが電氣的に接続され、領域 5 3 ではドレイン電極 3 3 とゲート電極 2 5 とが電氣的に接続される。従って、ソース電極 3 2 とドレイン電極 3 3 とはゲート電極 2 5 を介して電氣的に接続される。

以上のようにして修正された T F T 3 1 に接続された絵素電極 4 1 (修正絵素電極) には、ソースバス配線 2 3 の信号が常に印加されるため、修正絵素電極は正常には機能することはできない。

しかし、修正絵素電極によって表示される絵素は、ソースバス配線 2 3 に印加される信号の実効値に相当する表示を行うので、この絵素は完全な輝点又は黒点となることはなく、ソースバス配線 2 3 に沿って並ぶ絵素の平均的な明るさの表示を行うことになる。従って、この絵素は、きわめて判別し難い絵素欠陥となる。

上述のようにレーザ光照射を行っても、ゲートバス支線 2 2 及び T F T 3 1 上には保護膜 1 7 が形成されているので、溶融した金属等が表示媒体である液晶層 1 8 に混入することもなく、表示には影響しない。また、レーザ光の照射条件を変えることにより、同じレーザ光を用いて金属層間の溶融接続と金属層の切断とを行うことが可能であることが確認されている。

本発明の構成は、第 4 図に示すように、付加容量 4 2 を有するアクティブマトリクス型表示装置にも適用できる。第 4 図の表示装置は、前述の第 1 図～第 3 図に示す実施例に付加容量 4 2 を設けたものである。付加容量 4 2 は、基板 1 上にゲー

トバス配線 2 1 と並行して設けられた付加容量用電極 2 4 と、絵素電極 4 1 との重畳部（斜線部）に形成されている。第 4 図の表示装置に於いても前述の第 1 図～第 3 図の実施例と同様に絵素欠陥を修正することができる。

更に、本発明は第 5 図の構成を有するアクティブマトリクス型表示装置にも適用することができる。この表示装置は、第 4 図の表示装置に於いて、付加容量 4 2 の占める部分による開口部の面積の減少を抑えたものである。即ち、この表示装置では、ゲートバス配線 2 1 の幅を広げ、絵素電極 4 1 の一部と重畳されている。この構成では、隣接する非選択状態のゲートバス配線 2 1 を付加容量用電極として用いることができる。しかも、第 4 図のようにゲートバス配線 2 1 と付加容量用電極 2 4 との間に隙間が存在しないので、開口部の面積の減少を抑えることができる。この表示装置に於いても、第 1 図～第 3 図の実施例と同様に絵素欠陥が修正される。

上記何れの実施例に於いても、T F T 3 1 のゲ

ート電極が下に、ソース電極及びドレイン電極が上に形成されている例を示したが、ゲート電極が上に、ソース電極及びドレイン電極が下に形成されたタイプのTFTを用いることもできる。

また、上記の実施例では何れもスイッチング素子としてTFTを用いたが、レーザ光等の光エネルギー照射によって、信号線側の電極と絵素電極側の電極とを電氣的に接続し得るスイッチング素子であれば本発明に用いることができる。

(発明の効果)

本発明のアクティブマトリクス型表示装置では、絵素欠陥を容易に検出することができる表示装置の状態、該絵素欠陥を目立たないように修正することができる。従って、本発明によれば、高い歩留りで表示装置を生産することができ、表示装置のコスト低下に寄与することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図、第2図は第1図のTFT近傍の

拡大平面図、第3図は第1図の基板を用いた表示装置の第1図に於けるⅢ-Ⅲ線に沿った断面図、第4図及び第5図はそれぞれ本発明の他の実施例の平面図、第6図は走査線及び信号線に印加される信号と絵素電極の電圧との関係を示す図、第7図及び第8図はそれぞれ従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図である。

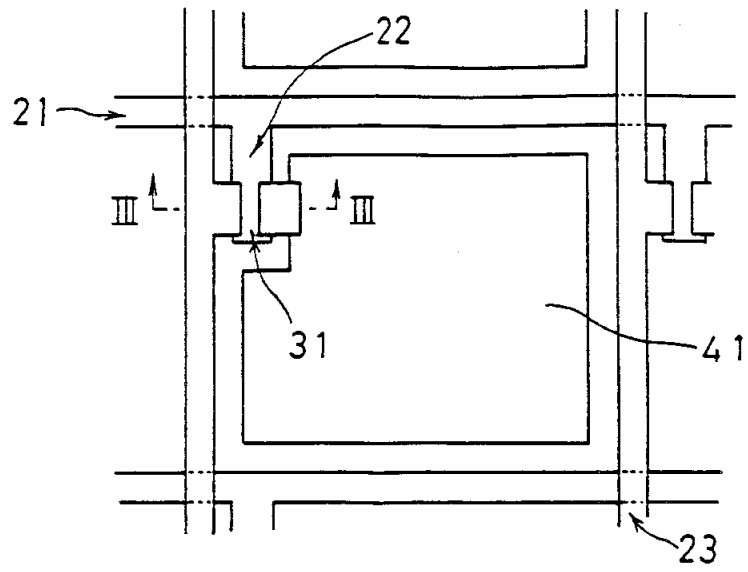
1, 2…ガラス基板、3…対向電極、9, 19…配向膜、11…ゲート絶縁膜、12…チャンネル層、13…エッチングストップ層、14…コンタクト層、18…液晶層、21…ゲートバス配線、22…ゲートバス支線、23…ソースバス配線、24…付加容量用電極、25…ゲート電極、31…TFT、32…ソース電極、33…ドレイン電極、41…絵素電極、42…付加容量。

以 上

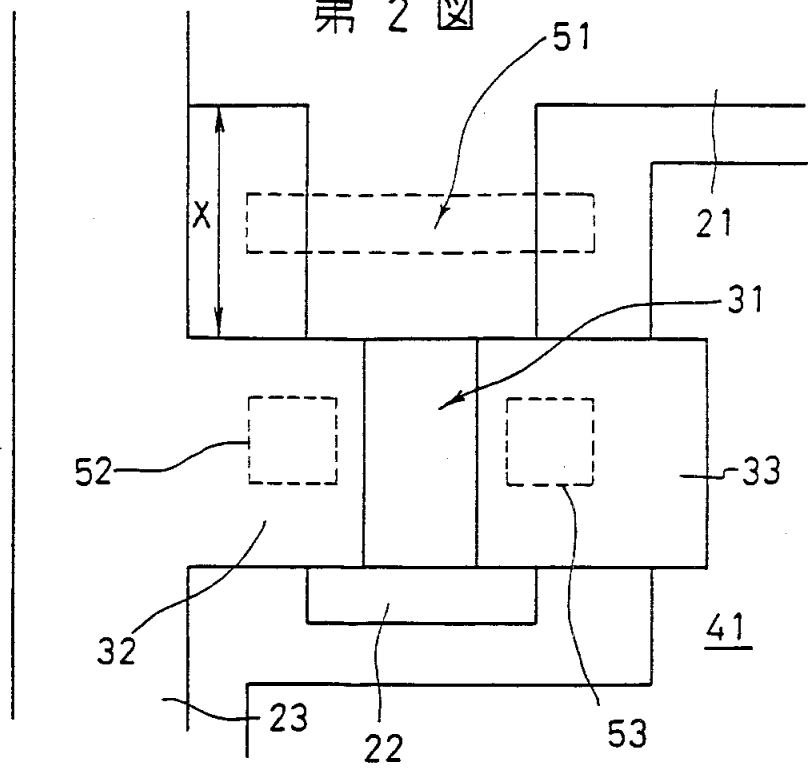
出願人 シャープ株式会社

代理人 弁理士 山本秀策

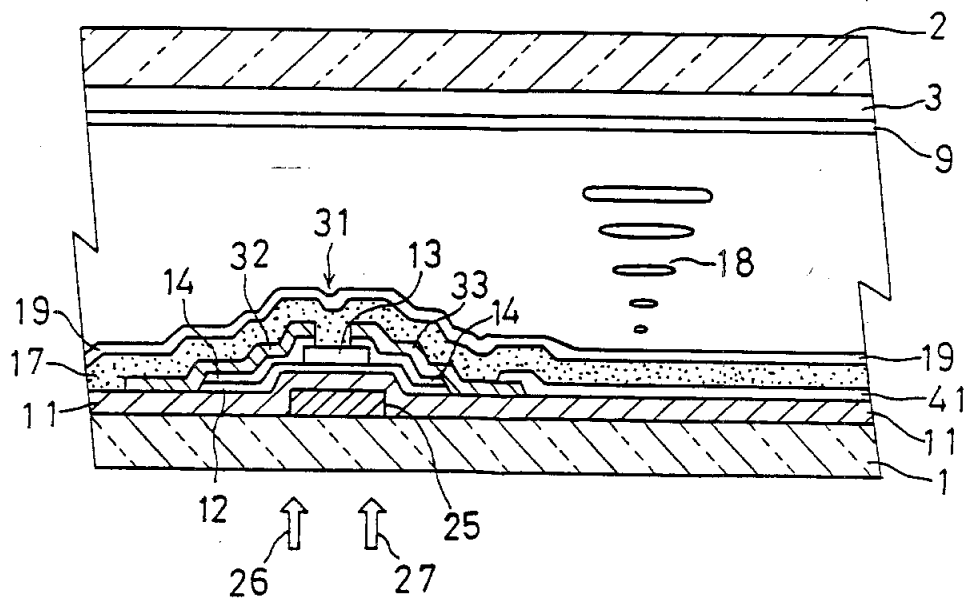
第 1 図



第 2 図

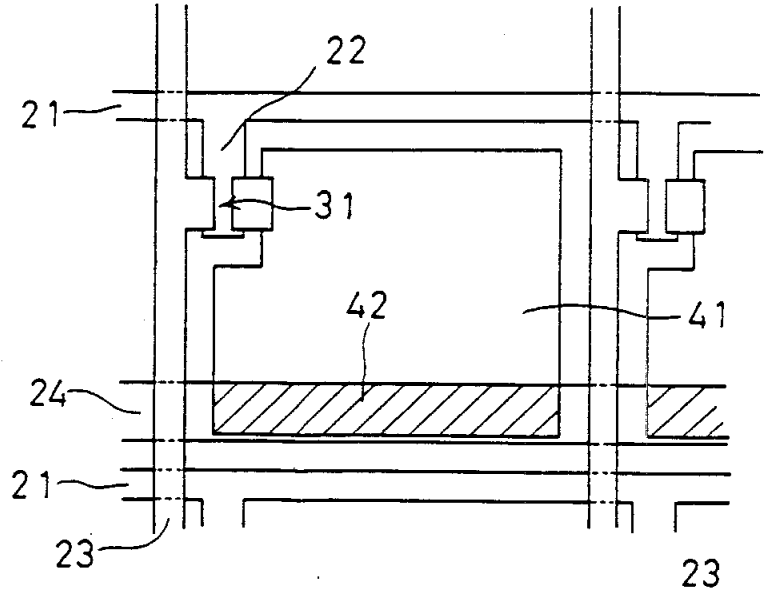


第 3 図

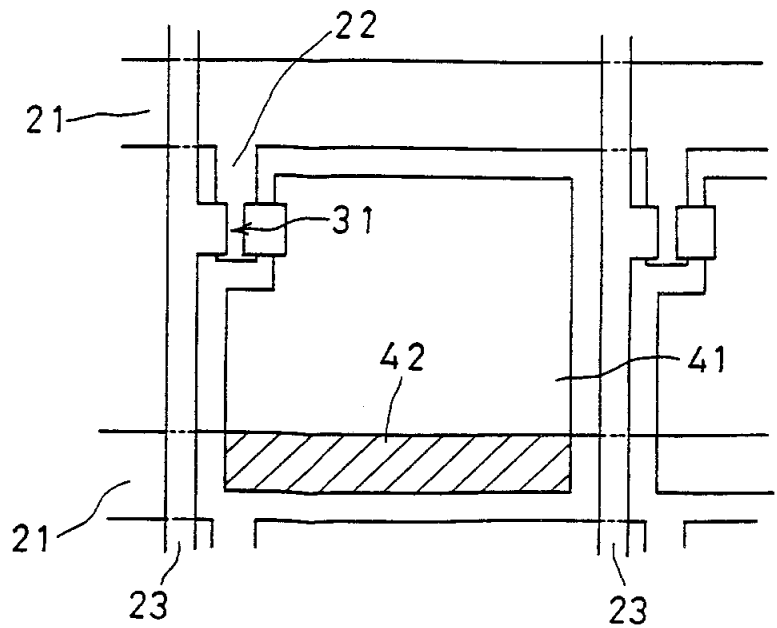


出願人 シャープ株式会社
代理人 弁理士 山本秀策

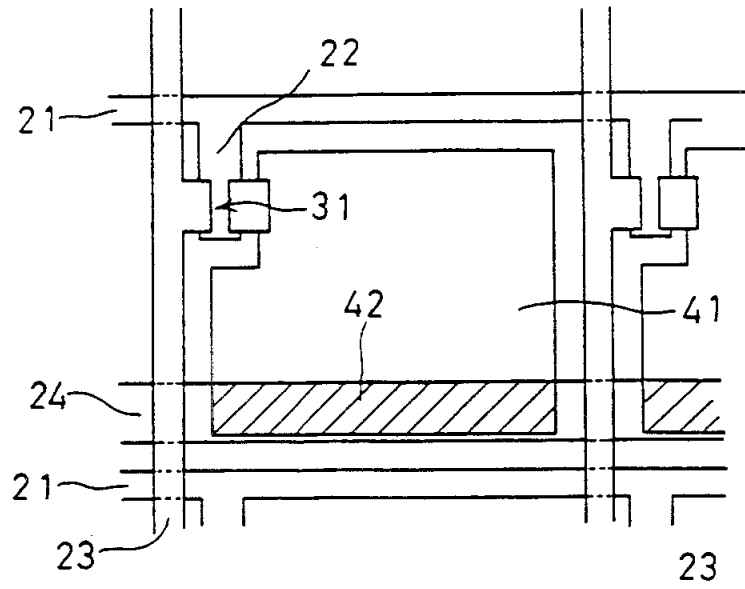
第 4 図



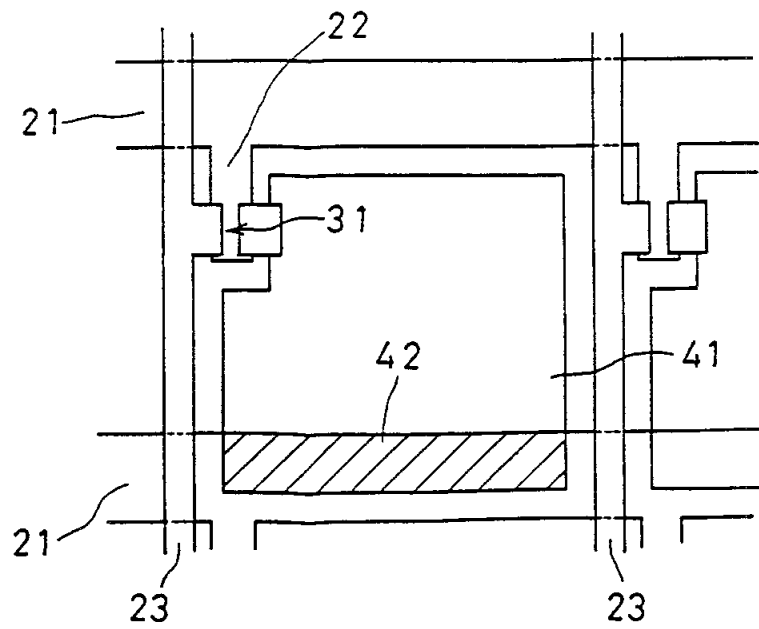
第 5 図



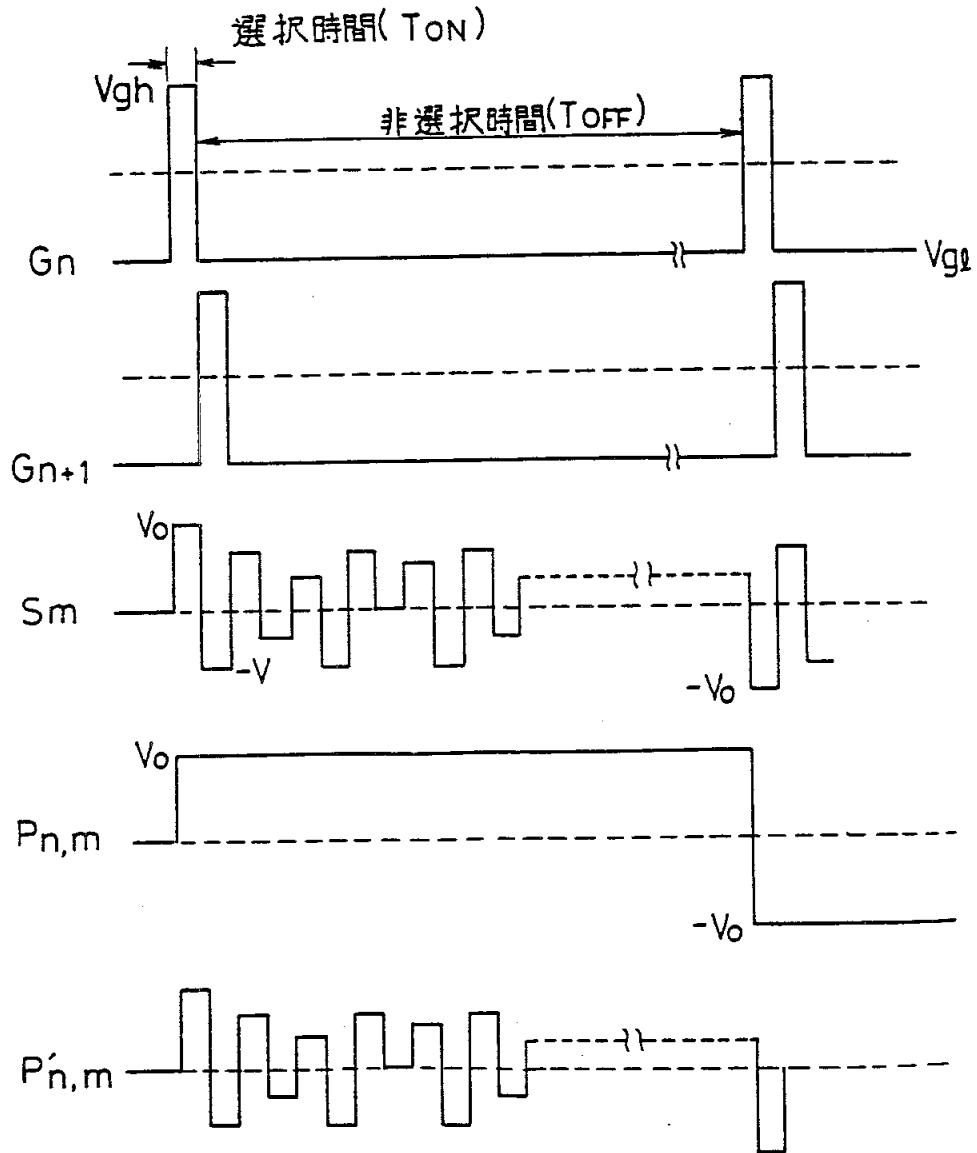
第 4 図



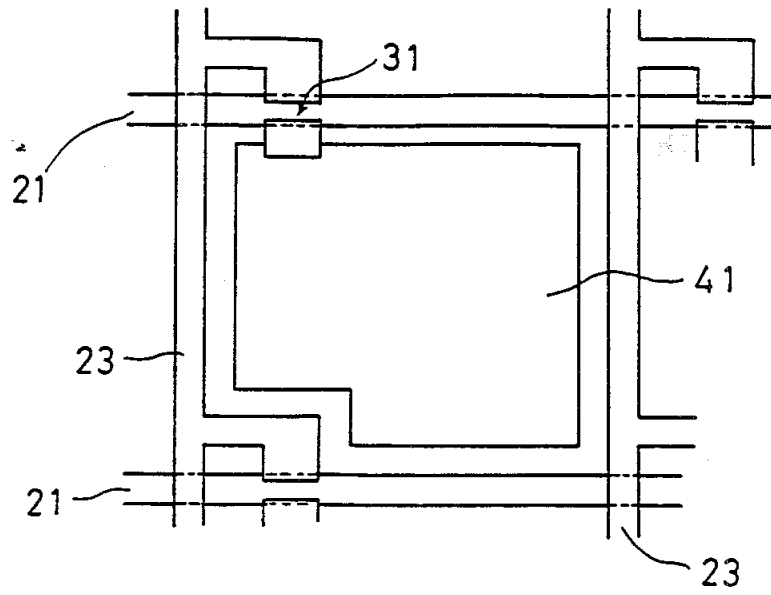
第 5 図



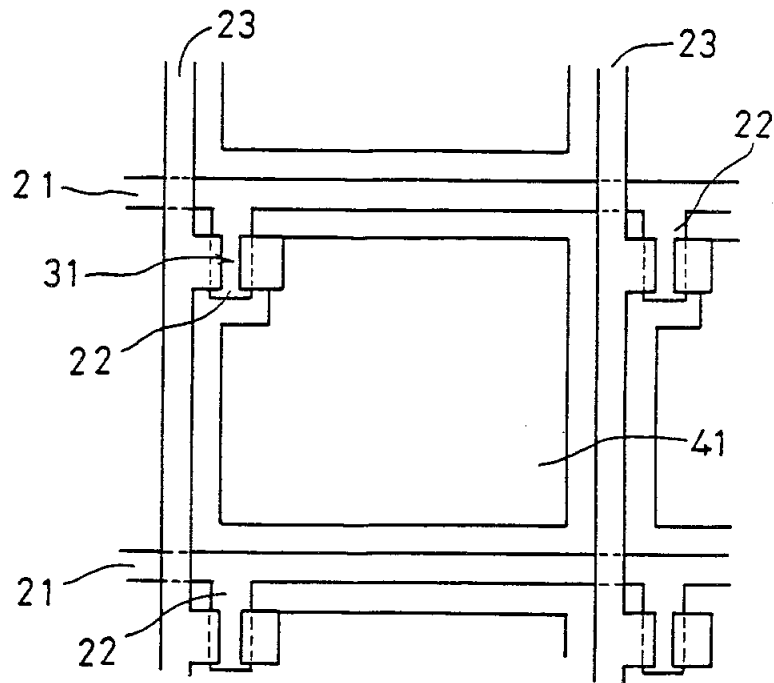
第 6 図



第 7 図



第 8 図





特許庁

PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類は、記の出願書類の謄本に相違ないことを証明する。
This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年
Date of Application: 1990年5月11日

出願番号
Application Number: 平成2年特許願第121788号

出願人
Applicant: シャープ株式会社

1990年11月14日

特許庁長官
Commissioner,
Patent Office

植松



出証平2-65542

SHC 001498



国際特許分類	
サクラス	グループ
G 02 F	1 / 133


(14,000円)

特 許 願 (2)

平成 2 年  11 日

特許庁長官殿

1. 発明の名称

アクティブマトリクス型表示装置

2. 請求項の数 : 4

3. 発明者

住所 〒545 大阪市阿倍野区长池町22番22号
シャープ株式会社内

氏名 金森 謙 (ほか 5 名)

4. 特許出願人

住所 〒545 大阪市阿倍野区长池町22番22号
名称 (504) シャープ株式会社
代表者 辻 晴雄

5. 代理人

住所 〒530 大阪府大阪市北区西天満
6丁目1番2号 千代田ビル別館4階
氏名 (7828) 弁理士 山本秀策
電話 (大阪) 06-361-1139


特許
庁
印
鑑


特許庁
2. 5. 14
出 願 証
四 川

2 121788

6. 添付書類の目録

- | | |
|----------|-----|
| (1) 委任状 | 1 通 |
| (2) 願書副本 | 1 通 |
| (3) 明細書 | 1 通 |
| (4) 函面 | 1 通 |

7. 前記以外の発明者

住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 片山 幹雄

住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 中沢 清

住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 加藤 博章

住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 矢野 耕三



住所 〒545 大阪市阿倍野区長池町22番22号

シャープ株式会社内

氏名 藤木 裕



SHC 001501

明 細 書

1. 発明の名称

アクティブマトリクス型表示装置

2. 特許請求の範囲

1. 少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に縦横に配線された走査線及び信号線と、該走査線及び該信号線とにスイッチング素子を介して接続された絵素電極と、を備えたアクティブマトリクス型表示装置であって、

該信号線及び該絵素電極の下方に絶縁膜を挟んで重畳された導電層と、該絵素電極と該絶縁膜との間に形成された導電片と、を備えたアクティブマトリクス型表示装置。

2. 少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に縦横に配線された走査線及び信号線と、該走査線及び該信号線とにスイッチング素子を介して接続された絵素電極と、を備えたアクティブマトリクス型表示装置であって、

該信号線及び互いに隣接する一対の該絵素電極の下方に絶縁膜を挟んで重畳された導電層と、該一対の絵素電極と該絶縁膜との間にそれぞれ形成された導電片と、を備えたアクティブマトリクス型表示装置。

3. 前記導電層が、前記絵素電極に接続された前記走査線に隣接する走査線に電氣的に接続され、該導電層上には陽極酸化膜が形成されている、請求項1又は2に記載のアクティブマトリクス型表示装置。

4. 前記絵素電極に前記絶縁膜を挟んで対向する付加容量用電極を更に備え、前記導電層が、該付加容量用電極に電氣的に接続され、該導電層上には陽極酸化膜が形成されている、請求項1又は2に記載のアクティブマトリクス型表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより、表示を実行する表示装置に関し、特に絵素電極をマトリ

クス状に配列して高密度表示を行うアクティブマトリクス駆動方式の表示装置に関する。

(従来技術)

従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列された絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素電極とこれに対向する対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。絵素電極の駆動方式として、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT(薄膜トランジスタ)素子、MIM(金属-絶縁層-金属)素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、

液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

第12図に従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図を示す。第12図の基板では、互いに平行に配列されたゲートバス配線21に直交して、ソースバス配線23が配設されている。2本のゲートバス配線21及び2本のソースバス配線23に囲まれた矩形の各領域には、絵素電極41が配されている。ゲートバス配線21から分岐したゲートバス支線22上には、スイッチング素子として機能するTFT31が形成されている。ゲートバス支線22の一部がTFT31のゲート電極として機能している。TFT31のドレイン電極は絵素電極41に電氣的に接続されている。TFT31のソース電極はソースバス配線23に接続されている。

(発明が解決しようとする課題)

このような表示装置を用いて高密度の表示を行う場合、非常に多数の絵素電極41とTFT31

とを配列することが必要となる。ところが、TFT 31は基板上に作製した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に寄与しない点欠陥として認められる。点欠陥は表示装置の画像品位を著しく損ない、製品の歩留りを大きく低下させる。

点欠陥の主な原因は、大別すると2種類ある。1つは走査信号によって絵素電極が選択されている時間内に、絵素電極に十分な充電が行われなかったために起こる不良（以下では「オン不良」と称す）である。他の1つは、充電された絵素電極の電荷が非選択時間内に漏洩してしまう不良（以下では「オフ不良」と称す）である。オン不良はTFTの不良に起因する。オフ不良はTFTを介する電氣的漏洩によって生ずる場合と、絵素電極とバス配線との間の電氣的漏洩によって生じる場合とがある。何れの不良が生じても、絵素電極と対向電極との間に必要な電圧が印加されないため、点欠陥を生じることになる。このような不良は、絵素

電極と対向電極との間に印加される電圧が0 Vのときに光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0 Vのときに光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

このような欠陥は、レーザトリミング等を行うことにより修正し得る。しかし、この欠陥修正は、表示装置を組み立てる前のアクティブマトリクス基板の段階で行われなければならない。絵素欠陥を表示装置として組み立てた後に検出することは容易であるが、絵素欠陥をアクティブマトリクス基板の段階で検出することは極めて困難である。特に絵素数が10万個～50万個以上もある大型表示装置では、全ての絵素電極の電気的特性を検出して不良TFTを発見するには、極めて高精度の測定機器等を使用しなければならない。このため、検査工程が繁雑となり、量産性が阻害される。従って、コスト高になるという結果を招く。このような理由で、絵素数の多い大型表示装置では、上述のレーザ光を用いた基板の状態での絵素欠陥

の修正を行なうことができないというのが実情である。

本発明はこのような問題点を解決するものであり、本発明の目的は、スイッチング素子の不良による絵素欠陥が生じても、表示装置を組み立てた状態で該欠陥を目立たないように修正し得るアクティブマトリクス型表示装置を提供することである。

(課題を解決するための手段)

本発明のアクティブマトリクス型表示装置は、少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に縦横に配線された走査線及び信号線と、該走査線及び該信号線とにスイッチング素子を介して接続された絵素電極と、を備えたアクティブマトリクス型表示装置であって、該信号線及び該絵素電極の下方に絶縁膜を挟んで重畳された導電層と、該絵素電極と該絶縁膜との間に形成された導電片と、を備えており、そのことによって上記目的が達成される。

また、本発明のアクティブマトリクス型表示装置は、少なくとも一方が透光性を有する一对の絶縁性基板と、該一对の基板の何れか一方の基板上に縦横に配線された走査線及び信号線と、該走査線及び該信号線とにスイッチング素子を介して接続された絵素電極と、を備えたアクティブマトリクス型表示装置であって、該信号線及び互いに隣接する一对の該絵素電極の下方に絶縁膜を挟んで重畳された導電層と、該一对の絵素電極と該絶縁膜との間にそれぞれ形成された導電片と、を備えており、そのことによって上記目的が達成される。

更に、前記導電層が、前記絵素電極に接続された前記走査線に隣接する走査線に電氣的に接続され、該導電層上には陽極酸化膜が形成されている構成とすることもできる。

更に、前記絵素電極に前記絶縁膜を挟んで対向する付加容量用電極を更に備え、前記導電層が、該付加容量用電極に電氣的に接続され、該導電層上には陽極酸化膜が形成されている構成とすることもできる。

(作用)

本発明のアクティブマトリクス型表示装置に於て、スイッチング素子の不良、信号線と絵素電極との間の弱いリーク電流の発生等により、オン不良又はオフ不良が生じた場合には、表示装置を組み立てた状態で修正を行うことができる。まず、信号線と導電層との重畳部に光エネルギーが照射され、信号線と導電層との間が電氣的に接続される。次に、導電層と導電片との重畳部に光エネルギーが照射され、導電層と導電片との間が電氣的に接続される。これにより、信号線と絵素電極とがスイッチング素子を介することなく直接電氣的に接続される。更に、導電層が走査線又は付加容量用電極に電氣的に接続されている構成では、導電層と走査線又は付加容量用電極との間の電氣的接続が、光エネルギー照射によって絶たれる。

以上のようにして信号線に直接に接続された絵素電極(以下では「修正絵素電極」と称する)に印加される電圧について、第11図を参照しながら説明する。第11図に於て、 G_n はn番目の走査

線の信号電圧（縦軸）と時間（横軸）との関係を表わし、 S_n は m 番目の信号線の信号電圧（縦軸）と時間（横軸）との関係を表わす。 P_{nn} は、 n 番目の走査線と m 番目の信号線とに接続された、正常な絵素電極に印加される電圧を表す。 P'_{nn} は、 n 番目の走査線と m 番目の信号線とに接続された、修正絵素電極に印加される電圧を表わす。

走査線には G_n 、 G_{n+1} に示すように順次スイッチング素子を選択する信号（ V_{gn} ）が選択時間 T_{on} の間出力される。走査線の選択時間 T_{on} に対応して、信号線には映像信号電圧 V_g が出力され、正常な絵素電極では P_{nn} に示すように、この信号電圧 V_g が非選択時間 T_{off} の間保持される。そして、次に選択信号電圧 V_{gn} が印加されると、信号線には、 $-V_g$ の映像信号が印加される。

これに対し、修正絵素電極には、 P'_{nn} に示すように、信号線からの映像信号が常に印加されるため、修正絵素電極は正常には機能し得ない。しかし、この修正絵素電極によって表示される絵素は、1周期を通してみるとこの1周期の間に信号線に

線の信号電圧（縦軸）と時間（横軸）との関係を表わし、 S_n は m 番目の信号線の信号電圧（縦軸）と時間（横軸）との関係を表わす。 P_{nn} は、 n 番目の走査線と m 番目の信号線とに接続された、正常な絵素電極に印加される電圧を表す。 P'_{nn} は、 n 番目の走査線と m 番目の信号線とに接続された、修正絵素電極に印加される電圧を表わす。

走査線には G_n 、 G_{n+1} に示すように順次スイッチング素子を選択する信号（ V_{gn} ）が選択時間 T_{on} の間出力される。走査線の選択時間 T_{on} に対応して、信号線には映像信号電圧 V_g が出力され、正常な絵素電極では P_{nn} に示すように、この信号電圧 V_g が非選択時間 T_{off} の間保持される。そして、次に選択信号電圧 V_{gn} が印加されると、信号線には、 $-V_g$ の映像信号が印加される。

これに対し、修正絵素電極には、 P'_{nn} に示すように、信号線からの映像信号が常に印加されるため、修正絵素電極は正常には機能し得ない。しかし、この修正絵素電極によって表示される絵素は、1周期を通してみるとこの1周期の間に信号線に

印加された映像信号の実効値に相当する表示を行う。従って、この絵素は完全な輝点又は黒点となることはなく、信号線に沿って並ぶ絵素の平均的な明るさの表示を行う。従って、この絵素はきわめて判別し難い絵素欠陥となる。

上述のようにして光エネルギー照射によって接続された部分に於ける電気抵抗は、スイッチング素子の選択状態での抵抗（以下では「オン抵抗」と称する）よりも小さいことが必要である。その理由は以下のものである。スイッチング素子のオン抵抗の値は、スイッチング素子を選択されている時間内に絵素電極に電荷を充電し得るだけの電流が流れるように設定されている。従って、上記の接続を行った部分での抵抗がオン抵抗より大きいと、修正絵素電極にはスイッチング素子の選択時間毎に変化する信号電圧が確実に書き込まれず、修正絵素電極に印加される電圧の実効値が小さくなってしまふ。このような状態では、修正絵素電極によって表示される絵素と他の正常な絵素との間で明るさの違いが大きくなり、絵素欠陥として

視覚的に認識されることになる。

(実施例)

* 本発明の実施例について以下に説明する。

第1図に本発明の表示装置の一実施例に用いられるアクティブマトリクス基板の平面図を示す。第2A図に第1図の導電層34近傍の拡大図を、第2B図に第1図のII-II線に沿った断面図を示す。第3図に第1図の基板を用いた表示装置の第1図に於けるIII-III線に沿った断面図を示す。本実施例のアクティブマトリクス型表示装置を製造工程に従って説明する。本実施例では、絶縁性基板として透明のガラス基板を用いた。ガラス基板1上に走査線として機能するゲートバス配線21と、該ゲートバス配線21から分岐するゲートバス支線22と、導電層34とを形成した。ゲートバス配線21、及びゲートバス支線22は一般にTa、Ti、Al、Cr等の単層又はこれらの多層金属で形成されるが、本実施例ではTaを使用した。導電層34もゲートバス配線21と同じ金属によって形成した。ゲートバス配線21、ゲー

トバス支線 2 2 及び導電層 3 4 は、スパッタリング法により形成された T a 金属層をパターニングすることにより形成される。ゲートバス配線 2 1、ゲートバス支線 2 2 及び導電層 3 4 を形成する前に、ガラス基板 1 上に T a₂O₅ 等から成るベースコート膜を形成してもよい。

ゲートバス配線 2 1、ゲートバス支線 2 2 及び導電層 3 4 上には、S i N_x からなるベース絶縁膜 1 1 を全面に形成した。ゲート絶縁膜 1 1 は、プラズマ C V D 法により 3 0 0 0 Å の厚さに形成されている。

次に、ゲートバス支線 2 2 の先端部に、スイッチング素子として機能する T F T 3 1 を形成した。ゲートバス支線 2 2 の一部が T F T 3 1 のゲート電極 2 5 として機能する。上述のようにゲート絶縁膜 1 1 を形成した後、後にチャネル層 1 2 となるアモルファスシリコン (a - S i) 層と、後にエッチングストップ層 1 3 となる S i N_x 層とを堆積させた。 a - S i 層の厚さは 3 0 0 Å、S i N_x 層の厚さは 2 0 0 0 Å である。次に、S i N_x 層

のバターニングを行い、エッチングストップ層 1
3 を形成した。更に、a-Si 層及びエッチング
ストップ層 1 3 上の全面に、後にコンタクト層 1
4、1 4 となる、P (リン) を添加した n⁺型 a-
Si 層を、プラズマ CVD 法により 800 Å の厚
さに堆積させた。次に、上記 a-Si 層及び n⁺型
a-Si 層のバターニングを同時に行い、チャネ
ル層 1 2 及びコンタクト層 1 4、1 4 を形成した。

次に、後にソース電極 3 2、信号線として機能
するソースバス配線 2 3、ドレイン電極 3 3 及び
導電片 3 5 となる Ti 金属層を形成した。上記ソ
ースバス配線 2 3 等は、一般に、Ti、Al、Mo、Cr 等の単層又はこれらの多層金属で形成さ
れるが、本実施例では Ti を使用した。Ti 金属
層はスパッタリング法により形成される。この T
i 金属層をバターニングすることにより、ソース
電極 3 2、ソースバス配線 2 3、ドレイン電極 3
3、及び導電片 3 5 を形成した。ソースバス配線
2 3 はゲートバス配線 2 1 と、前述のゲート絶縁
膜 1 1 を挟んで交差している。また、第 2 B 図に

示すように、ソースバス配線 2 3 は導電層 3 4 の一方の端部にゲート絶縁膜 1 1 を挟んで重畳されるように形成される。導電片 3 5 は導電層 3 4 のソースバス配線 2 3 とは重畳されていない端部の上にゲート絶縁膜 1 1 を挟んで形成される。

次に、第 1 図に示すように、ゲートバス配線 2 1 とソースバス配線 2 3 とに囲まれた矩形の領域に、ITO (Indium tin oxide) から成る絵素電極 4 1 を形成した。絵素電極 4 1 は TFT 3 1 のドレイン電極 3 3 の端部に重畳され、ドレイン電極 3 3 に電氣的に接続されている。また、第 2 B 図に示すように、絵素電極 4 1 は導電片 3 5 上にも重畳されて形成される。

更に、絵素電極 4 1 を形成した基板上の全面に、 SiN_x からなる保護膜 1 7 を堆積した。保護膜 1 7 は、絵素電極 4 1 の中央部の上で除去した窓状の形状としてもよい。保護膜 1 7 上には配向膜 1 9 を形成した。ガラス基板 1 に対向するガラス基板 2 上には、対向電極 3 及び配向膜 9 が形成されている。これらの基板 1 及び 2 上の間に液晶層 1

8を挟み、本実施例のアクティブマトリクス型表示装置が完成する。

以上の構成を有するアクティブマトリクス型表示装置に於いて、TFT 31が不良となったり、ソースバス配線23と絵素電極41との間に弱いリーク電流が発生した場合には、絵素欠陥が生じる。このような場合には、次のようにして修正が行われる。まず、第2A図に破線で示すソースバス配線23と導電層34との重畳領域61（第2B図の矢印65で示す部分）、及び導電層34と導電片35との重畳領域62（第2B図の矢印64で示す部分）に光エネルギーを照射する。これにより、ソースバス配線23と導電層34と導電片35とは電氣的に接続される。導電片35と絵素電極41とは電氣的に接続されているので、絵素電極41はソースバス配線23に電氣的に接続されることになる。本実施例では光エネルギーとして、YAGレーザー光（波長1064nm）を用いた。レーザー光は基板1及び2の何れの基板から照射してもよいが、基板2には遮光膜が形成され

ている場合が多く、その場合には基板 1 側から照射する。本実施例でも基板 1 側から照射した。

以上のようにしてソースバス配線 2 3 に直接接続された絵素電極 4 1 (修正絵素電極) には、ソースバス配線 2 3 の信号が常に印加されるため、修正絵素電極は正常には機能することはできない。しかし、修正絵素電極によって表示される絵素は、ソースバス配線 2 3 に印加される信号の実効値に相当する表示を行うので、この絵素は完全な輝点又は黒点となることはなく、ソースバス配線 2 3 に沿って並ぶ絵素の平均的な明るさの表示を行うことになる。従って、この絵素は、きわめて判別し難い絵素欠陥となる。

上述のようにレーザー光照射を行っても、導電層 3 4 とソースバス配線 2 3 との重畳部、及び導電層 3 4 と導電片 3 5 との重畳部の上には保護膜 1 7 が形成されているので、熔融した金属等が表示媒体である液晶層 1 8 に混入することもなく、表示には影響しない。

第 4 A 図～第 4 C 図に本発明の表示装置に用い

られるアクティブマトリクス基板の他の実施例を示す。第4A図の基板では、ソースバス配線23に突出部23aが設けられ、導電層34はこの突出部23aに重畳されている。他の導電片35等の構成は第1図のそれと同様である。

第1図の実施例では導電層34及び導電片35はTFT31から離れた位置に設けられているが、ソースバス配線23に近接する位置であれば何れの位置に設けてもよい。第4B図はTFT31近傍に導電層34を形成した例を示している。

第4C図の実施例では、ソースバス配線23から分岐するソースバス支線23bが形成されている。導電層34はソースバス配線23に並行して形成され、ソースバス支線23bに重畳されている。

第4A図～第4C図の何れの基板を用いた表示装置に於いても、第1図の実施例と同様にして、絵素欠陥が修正される。尚、図示していないが、導電層34及び導電片35等を、第4A図～第4C図に示すソースバス配線23とは絵素電極41

を挟んで反対側のソースバス配線 2 3 に設けた構成とすることもできる。

第 5 A 図及び第 5 B 図に、本発明の表示装置に用いられるアクティブマトリクス基板の他の実施例を示す。前述の第 1 図及び第 4 A 図～第 4 C 図のアクティブマトリクス基板では、導電層 3 4 とソースバス配線 2 3 との間には、ゲート絶縁膜 1 1 が存在するのみなので、ソースバス配線 2 3 と導電層 3 4 との間、及び導電層 3 4 と導電片 3 5 との間が自然に短絡してしまうことがある。この点を解消したのが第 5 A 図及び第 5 B 図に示すアクティブマトリクス基板である。第 5 A 図に示す基板の導電層 3 4 は、該導電層 3 4 に重畳されている絵素電極 4 1 に接続されたゲートバス配線に隣接するゲートバス配線 2 1 に接続されて形成されている。ゲートバス配線 2 1 上には、ゲートバス配線 2 1 の絶縁を確実にするため、しばしば陽極酸化膜が形成される。本実施例のように、導電層 3 4 をゲートバス配線 2 1 に接続して形成することにより、導電層 3 4 上にも陽極酸化膜を形成

続される。尚、このような修正を行うと、第5 A 図の基板では、第1 図の基板と同様に、絵素電極 4 1 は T F T 3 1 を介して接続されていたソースバス配線 2 3 に直接接続されるが、第5 B 図の基板では、絵素電極 4 1 は T F T 3 1 を介して接続されいたソースバス配線 2 3 に隣接するソースバス配線 2 3 に接続されることになる。

第6 図に本発明の表示装置に用いられるアクティブマトリクス基板の他の実施例を示す。本実施例では、導電層 3 4 は、互いに隣接する絵素電極 4 1 a 及び 4 1 b、並びにソースバス配線 2 3 の下方に形成されている。本実施例では導電層 3 4 は絵素電極 2 個に対して 1 個の割合で設けられている。導電層 3 4 の両端部上にはゲート絶縁膜 1 1 を挟んで導電片 3 5 a 及び 3 5 b が形成されている。絵素電極 4 1 a 及び 4 1 b は、それぞれ導電片 3 5 a 及び 3 5 b 上に直接重畳されている。また、導電層 3 4 は、該導電層 3 4 上方に重畳された絵素電極 4 1 a 及び 4 1 b に接続されているゲートバス配線に隣接するゲートバス配線 2 1 に

電氣的に接続されて形成されている。導電層 3 4 をゲートバス配線 2 1 に接続して形成したことにより、導電層 3 4 上には陽極酸化膜を形成することができる。

本実施例の基板を用いた表示装置に於て、絵素電極 4 1 a 又は 1 b に絵素欠陥が発生した場合には、まず、ソースバス配線 2 3 と導電層 3 4 との重畳部にレーザ光が照射される。次に、絵素電極 4 1 a に絵素欠陥が生じている場合には導電層 3 4 と導電片 3 5 a との重畳部に、絵素電極 4 1 b に絵素欠陥が生じている場合には導電層 3 4 と導電片 3 5 b との重畳部に、レーザ光が照射される。更に、第 6 図の破線で示す領域 6 3 にレーザ光照射を行い、導電層 3 4 とゲートバス配線 2 1 との電氣的接続が絶たれる。以上の修正により、絵素欠陥を生じている絵素電極 4 1 a 又は 4 1 b は、ソースバス配線 2 3 に直接接続されることになる。尚、上記に於て絵素電極 4 1 a 及び 4 1 b の両方に絵素欠陥が生じた場合には、絵素電極 4 1 a 及び 4 1 b の両方をソースバス配線 2 3 に直接接続

することにより、何れの絵素欠陥も修正される。

また、本実施例では導電層 3 4 をゲートバス配線 2 1 に接続した構成を示したが、導電層 3 4 をゲートバス配線 2 1 に接続しない構成としてもよい。

第 1 図の構成は、第 7 図に示すように、付加容量 4 2 を有するアクティブマトリクス型表示装置にも適用できる。第 7 図の表示装置は、前述の第 4 B 図に示す実施例に付加容量 4 2 を設けたものである。付加容量 4 2 は、基板 1 上にゲートバス配線 2 1 と平行に設けられた付加容量用電極 2 4 と、絵素電極 4 1 との重畳部（斜線部）に形成されている。第 7 図の表示装置に於いても前述の第 1 図の実施例と同様に絵素欠陥を修正することができる。導電層 3 4 及び導電片 3 5 並びにソースバス配線 2 3 の構成は、前述の第 1 図、第 4 A 図、及び第 4 C 図に示すものとすることもできる。更に、第 7 図に於て、導電層 3 4 及び導電片 3 5 は、第 5 A 図、第 5 B 図、及び第 6 図に示す構成とすることもできる。導電層 3 4 及び導電片 3 5 をこれらの図に示す構成とする場合には、導電層 3 4

はゲートバス配線 2 1 ではなく付加容量用電極 2 4 に電氣的に接続される。一例として、導電層 3 4 及び導電片 3 5 を第 6 図に示す構成とした場合を第 9 図に示した。第 9 図のアクティブマトリクス基板では、導電層 3 4 は付加容量用電極 2 4 に接続されて形成されている。付加容量用電極 2 4 上にも陽極酸化膜がしばしば形成される。従って、導電層 3 4 を付加容量用電極 2 4 に接続することにより、導電層 3 4 上にも陽極酸化膜が形成され得る。

更に、本発明は第 8 図の構成を有するアクティブマトリクス型表示装置にも適用することができる。この表示装置は、第 7 図の表示装置に於いて、付加容量 4 2 の占める部分による開口部の面積の減少を抑えたものである。即ち、この表示装置では、ゲートバス配線 2 1 の幅を広げ、絵素電極 4 1 の一部と重畳されている。この構成では、隣接する非選択状態のゲートバス配線 2 1 を付加容量用電極として用いることができる。しかも、第 7 図のようにゲートバス配線 2 1 と付加容量用電極

24との間に隙間が存在しないので、開口部の面積の減少を抑えることができる。この表示装置に於いても、第1図の実施例と同様に絵素欠陥が修正される。本実施例に於いても、導電層34及び導電片35並びにソースバス配線23の構成は、前述の第1図、第4A図、及び第4C図に示すものとすることもできる。更に、第8図に於て、導電層34及び導電片35は、第5A図、第5B図、及び第6図に示す構成とすることもできる。一例として、第8図の導電層34及び導電片35を、第6図に示す構成とした基板を第10図に示した。

上記の実施例では、TF T 31のゲート電極が下に、ソース電極及びドレイン電極が上に形成されている例を示したが、ゲート電極が上に、ソース電極及びドレイン電極が下に形成されたタイプのTF Tを用いることもできる。また、TF T 31をゲートバス支線22上に形成したが、TF T 31をゲートバス配線21上に形成し、ソースバス配線23からの支線をソース電極に接続した構成としてもよい。

また、上記の実施例では何れもスイッチング素子としてTFTを用いたが、TFT以外の例えばMIM素子、MOSトランジスタ素子、ダイオード、バリスタ等を用いてもよい。

(発明の効果)

本発明のアクティブマトリクス型表示装置では、絵素欠陥を容易に検出することができる表示装置の状態、該絵素欠陥を目立たないように修正することができる。従って、本発明によれば、高い歩留りで表示装置を生産することができ、表示装置のコスト低下に寄与することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図、第2A図は第1図の導電層近傍の拡大平面図、第2B図は第1図のII-II線に沿った断面図、第3図は第1図の基板を用いた表示装置の第1図に於けるIII-III線に沿った断面図、第4A図～第4C図、第5A図～第5B図、及び第6図は本発明の表示装置に用いられる基板の他

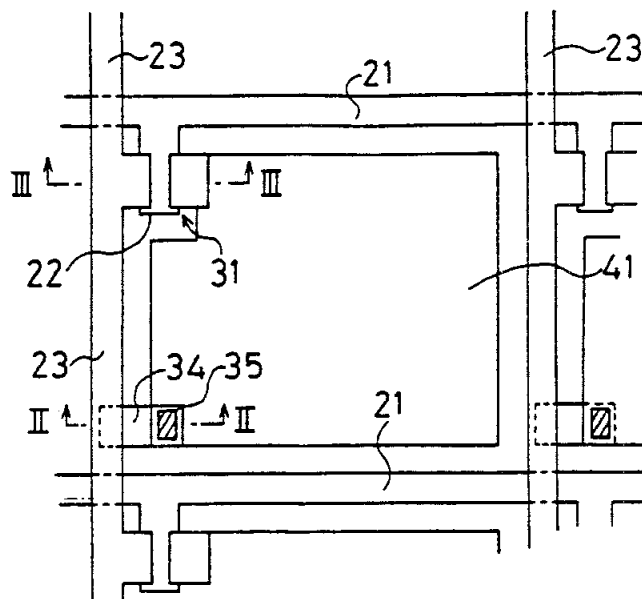
の実施例の平面図、第7図及び第8図はそれぞれ本発明の表示装置を構成する付加容量用電極を有する基板の他の実施例の平面図、第9図及び第10図はそれぞれ本発明の表示装置を構成する付加容量用電極を有する基板の更に他の実施例の平面図、第11図は走査線及び信号線に印加される信号と絵素電極の電圧との関係を示す図、第12図は従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図である。

1, 2…ガラス基板、3…対向電極、9, 19…配向膜、11…ゲート絶縁膜、12…チャンネル層、13…エッチングストップ層、14…コンタクト層、18…液晶層、21…ゲートバス配線、22…ゲートバス支線、23…ソースバス配線、24…付加容量用電極、25…ゲート電極、31…TFT、32…ソース電極、33…ドレイン電極、34…導電層、35, 35a, 35b…導電片、41, 41a, 41b…絵素電極、42…付加容量。

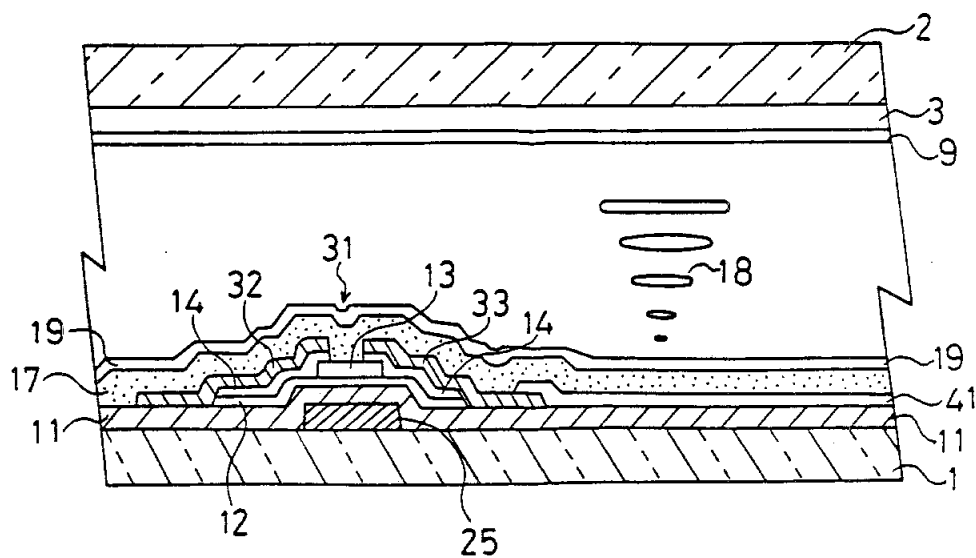
以上

出願人 シャープ株式会社
代理人 弁理士 山本秀策

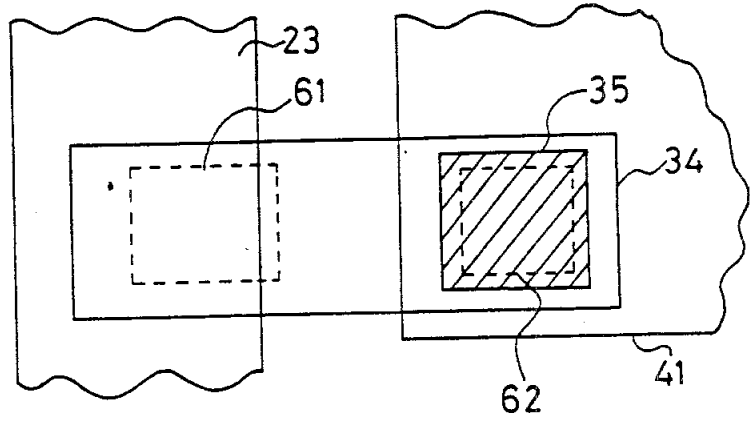
第 1 図



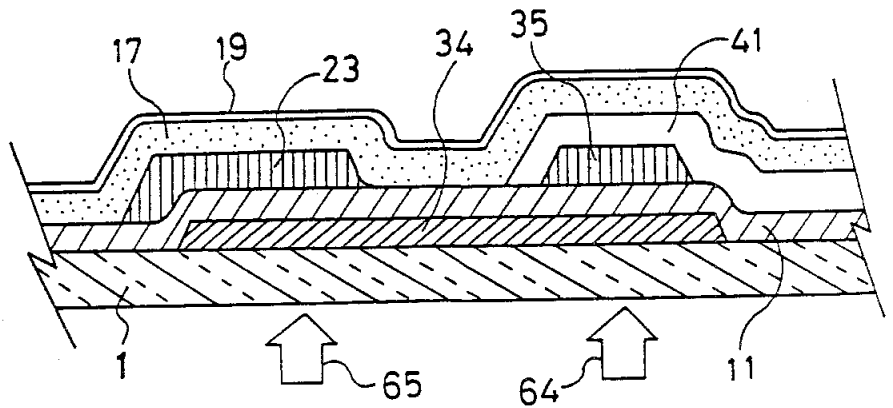
第 3 図



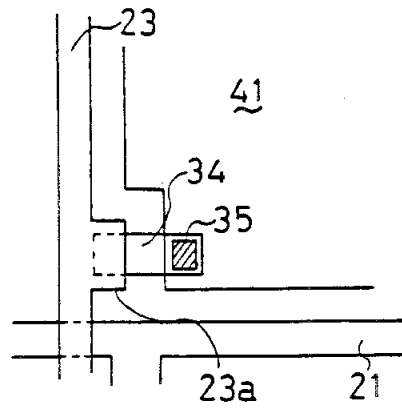
第 2 A 圖



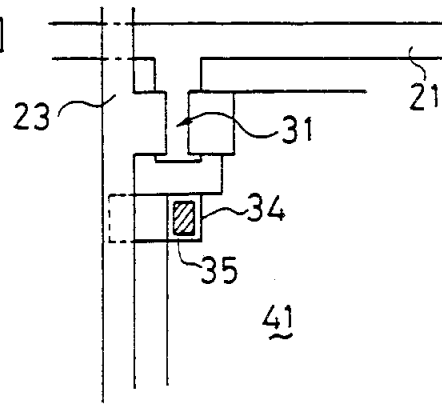
第 2 B 圖



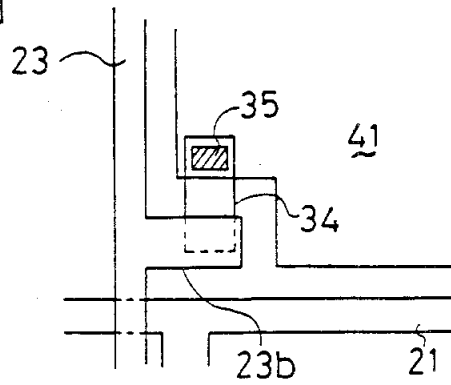
第 4 A 図



第 4 B 図

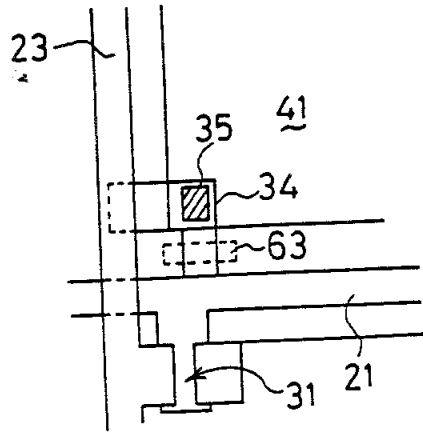


第 4 C 図

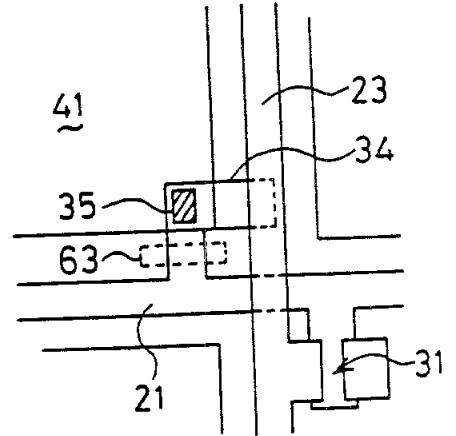


社
策

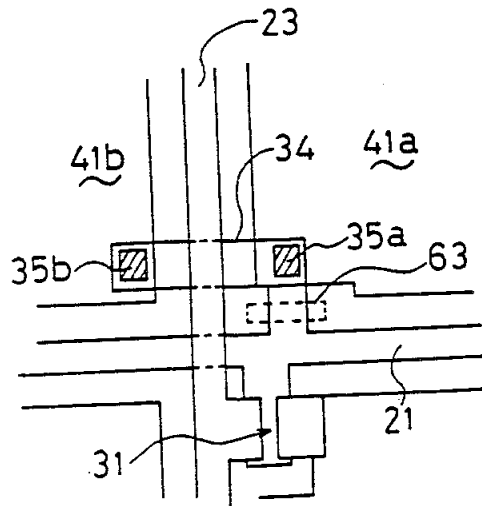
第 5 A 図



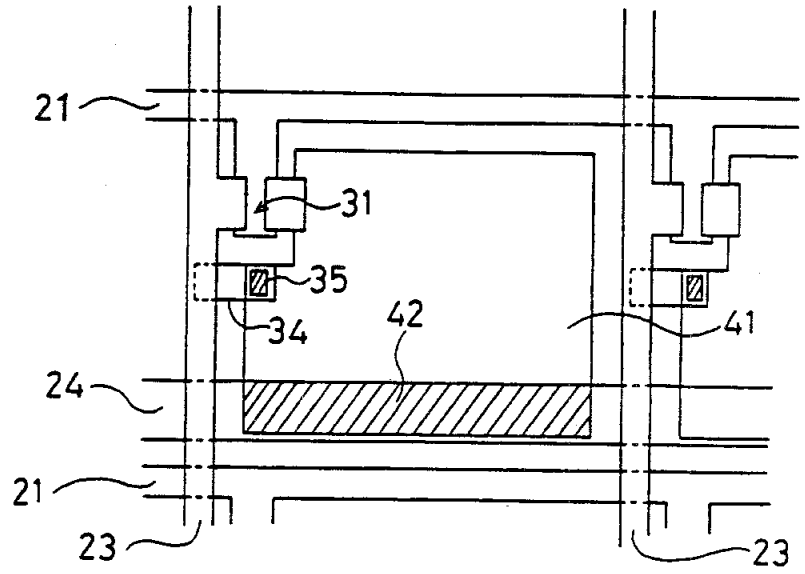
第 5 B 図



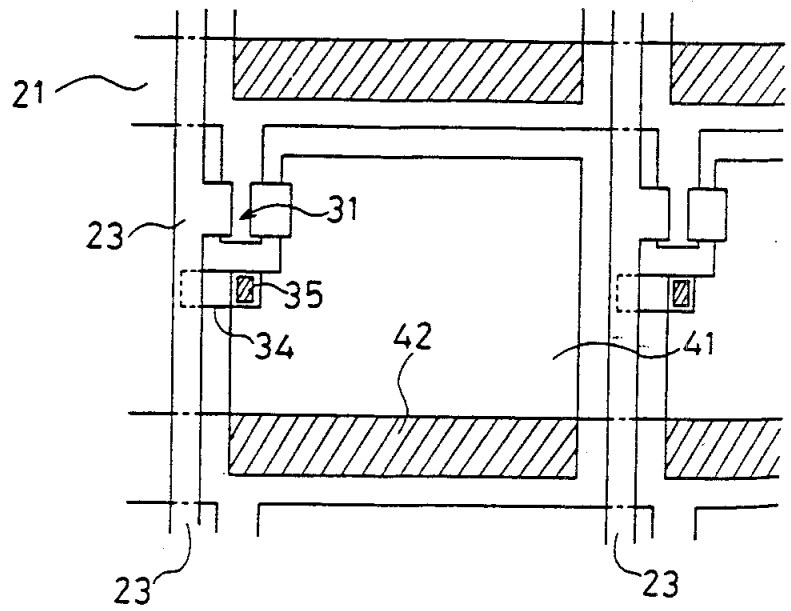
第 6 図



第 7 図

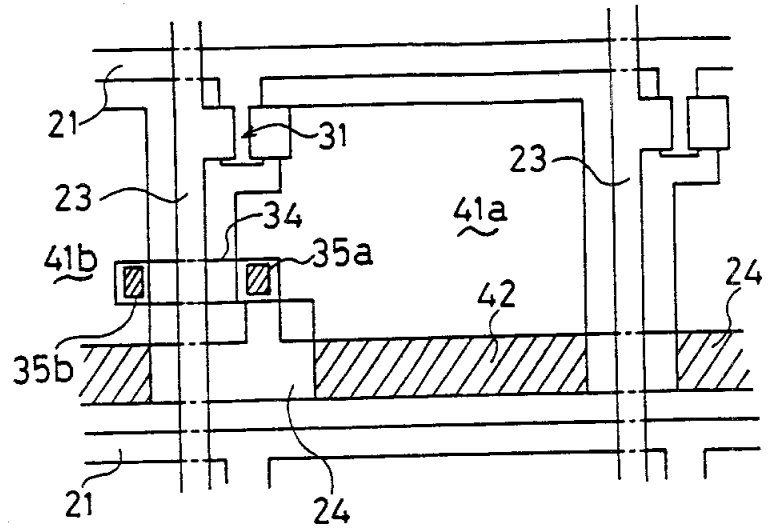


第 8 図

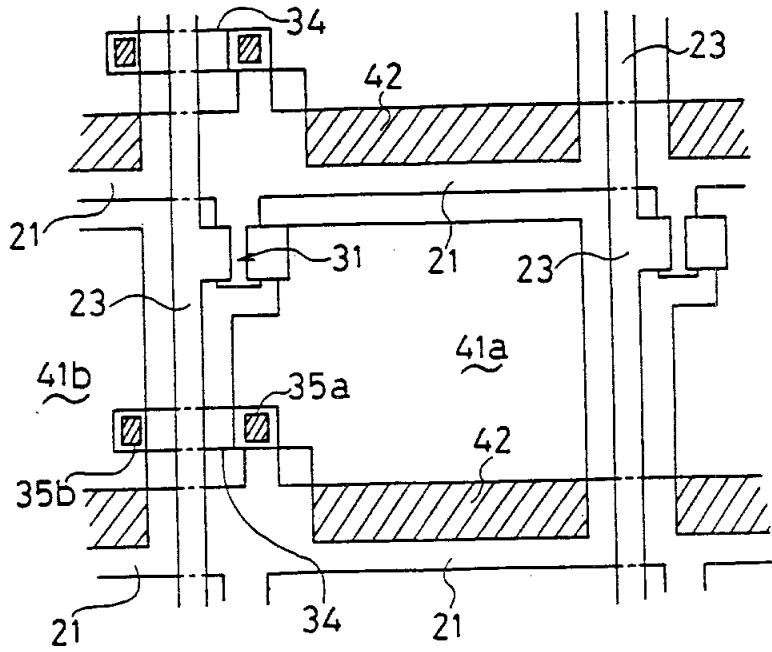


上
策

第 9 図

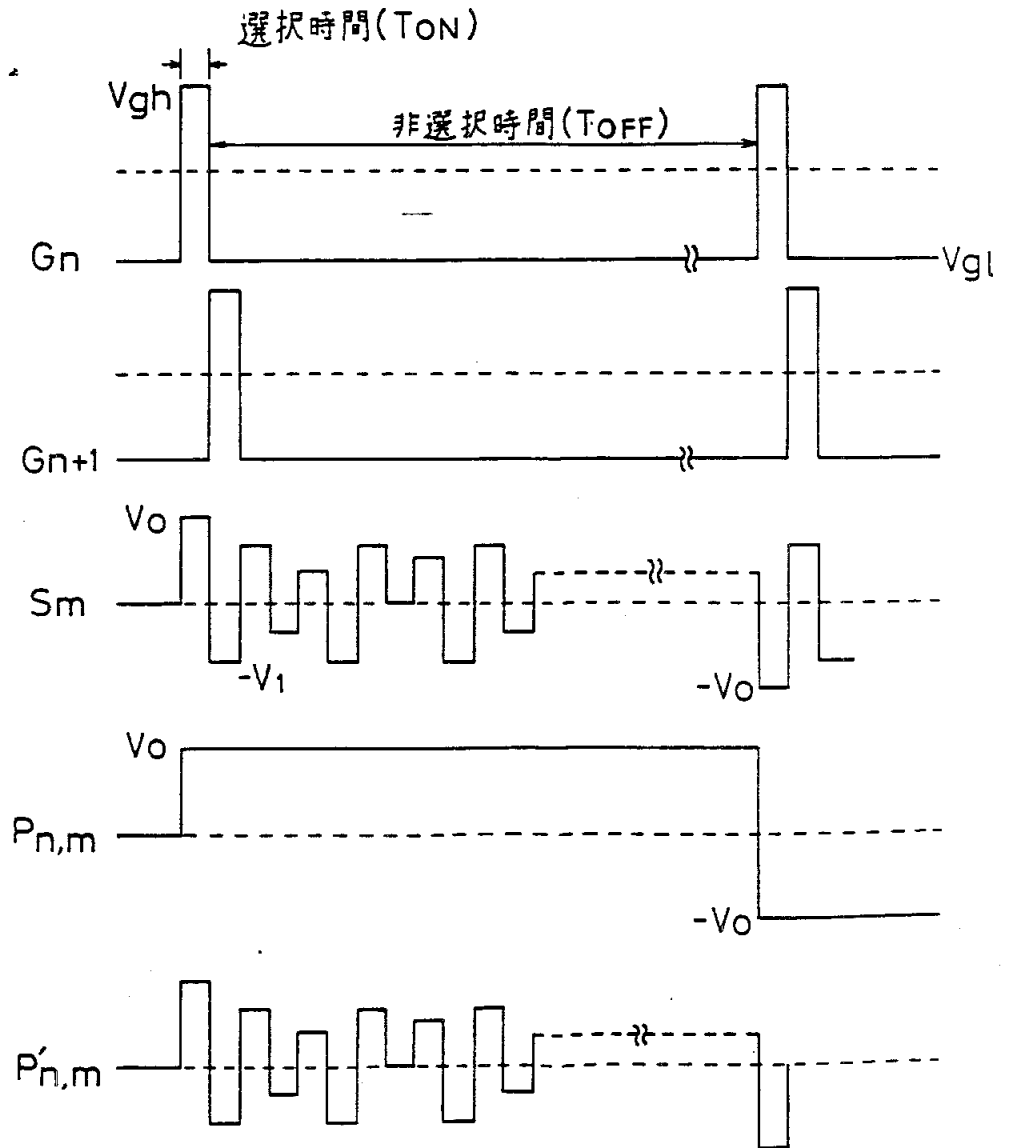


第 10 図

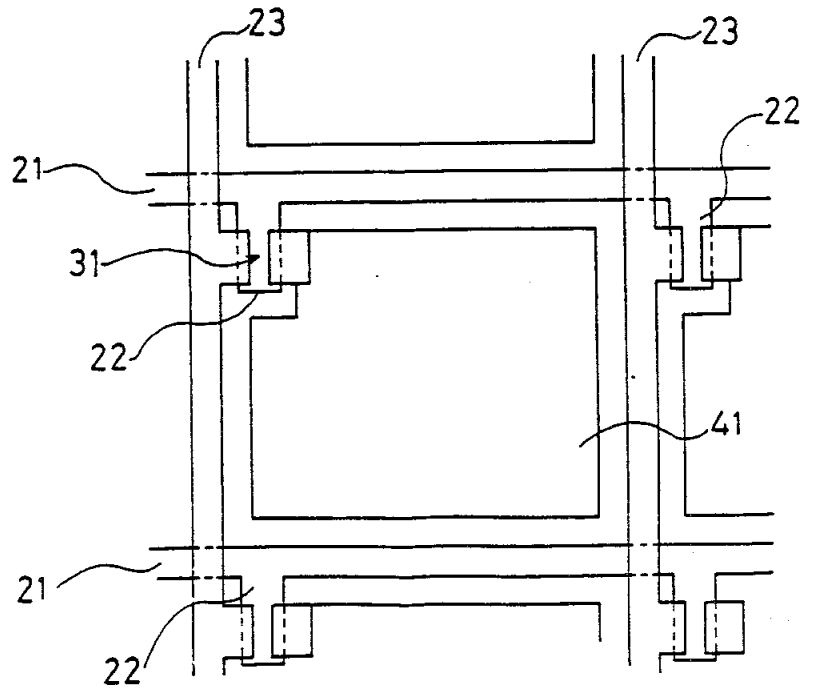


会社
商標

第 11 圖



第 12 図



会社
秀策

SHC 001536



#4

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類は下記の出願書類の謄本に相違ないことを証明する。
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 1990年5月14日

出願番号
Application Number: 平成2年特許願第125191号

出願人
Applicant (s): シャープ株式会社

1990年11月14日

特許庁長官
Commissioner,
Patent Office

植松



出証平 2-65539

SHC 001537



国際特許分類	
サブクラス	グループ
G 02 F	1 / 133

(14,000円)



特許原頁(3) 後記号なし

平成2年5月14日

特許庁長官殿



1. 発明の名称

アクティブマトリクス型表示装置の製造方法

2. 請求項の数: 2



3. 発明者

住所 〒545 大阪市阿倍野区长池町22番22号

シャープ株式会社内

氏名 金森 謙 (ほか5名)

4. 特許出願人

住所 〒545 大阪市阿倍野区长池町22番22号

名称 (504) シャープ株式会社

代表者 辻 晴雄

5. 代理人

住所 〒530 大阪府大阪市北区西天満

6丁目1番2号 千代田ビル別館4階

氏名 (7828) 弁理士 山本秀策

電話(大阪) 06-361-1139

方 式 査 審



2 125191



SHC 001538

6. 添付書類の目録

- | | |
|---------|----|
| (1)委任状 | 1通 |
| (2)願書副本 | 1通 |
| (3)明細書 | 1通 |
| (4)図面 | 1通 |

7. 前記以外の発明者

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 片山 幹雄

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 中沢 清

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 加藤 博章

住所 〒545 大阪市阿倍野区長池町22番22号
シャープ株式会社内

氏名 矢野 耕三



住所 〒545 大阪市阿倍野区长池町22番22号

シャープ株式会社内

氏名 藤原 敏昭



SHC 001540

明 細 書

1. 発明の名称

アクティブマトリクス型表示装置の製造方法

2. 特許請求の範囲

1. 絶縁性基板と、該基板上に縦横に配線された走査線及び信号線と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されスイッチング素子と、該スイッチング素子に接続された絵素電極とを、備えており、該スイッチング素子の該走査線側の側部から該走査線までの距離が、光エネルギーを照射して該走査支線を切断し得る大きさであるアクティブマトリクス基板を形成する工程と、

該アクティブマトリクス基板と対向基板とを貼り合わせて、該アクティブマトリクス基板と該対向基板との間に表示媒体を封入する工程と、

該走査線及び該信号線から該スイッチング素子を介して該絵素電極に駆動電圧を印加し、絵素欠陥を検出する工程と、

該絵素欠陥を生じている欠陥絵素電極に接続さ

れているスイッチング素子に光エネルギーを照射して該欠陥絵素電極と信号線とを電氣的に接続し、且つ、該走査支線に光エネルギーを照射して該走査支線を該走査線から切り離す工程と、

を包含するアクティブマトリクス型表示装置の製造方法。

2. 絶縁性基板と、該基板上に縦横に配線された走査線及び信号線と、該走査線及び該信号線とにスイッチング素子を介して接続された絵素電極と、該信号線及び該絵素電極の下方に絶縁膜を挟んで重畳された導電層と、該絵素電極と該絶縁膜との間に形成された導電片と、を備えたアクティブマトリクス基板を形成する工程と、

該アクティブマトリクス基板と対向基板とを貼り合わせて、該アクティブマトリクス基板と該対向基板との間に表示媒体を封入する工程と、

該走査線及び該信号線から該スイッチング素子を介して該絵素電極に駆動電圧を印加し、絵素欠陥を検出する工程と、

該絵素欠陥を生じている欠陥絵素電極に接続さ

れた該導電片と該導電層との重畳部に光エネルギーを照射して、該欠陥絵素電極と該導電層とを電氣的に接続し、且つ、該信号線と該導電層との重畳部に光エネルギーを照射して該信号線と該導電層とを電氣的に接続する工程と、

を包含するアクティブマトリクス型表示装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、表示用絵素電極にスイッチング素子を介して駆動信号を印加することにより、表示を実行する表示装置の製造方法に関し、特に絵素電極をマトリクス状に配列して高密度表示を行うアクティブマトリクス駆動方式の表示装置の製造方法に関する。

(従来技術)

従来より、液晶表示装置、EL表示装置、プラズマ表示装置等に於いては、マトリクス状に配列された絵素電極を選択駆動することにより、画面上に表示パターンが形成される。選択された絵素

電極とこれに対向する対向電極との間に電圧が印加され、これらの電極の間に介在する液晶等の表示媒体の光学的変調が行われる。この光学的変調が表示パターンとして視認される。絵素電極の駆動方式として、個々の独立した絵素電極を配列し、この絵素電極のそれぞれにスイッチング素子を連結して駆動するアクティブマトリクス駆動方式が知られている。絵素電極を選択駆動するスイッチング素子としては、TFT（薄膜トランジスタ）素子、MIM（金属-絶縁層-金属）素子、MOSトランジスタ素子、ダイオード、バリスタ等が一般的に知られている。アクティブマトリクス駆動方式は、高コントラストの表示が可能であり、液晶テレビジョン、ワードプロセッサ、コンピュータの端末表示装置等に実用化されている。

第11図及び第12図に従来のアクティブマトリクス型表示装置に用いられるアクティブマトリクス基板の平面図を示す。第11図の基板では、互いに平行に配列されたゲートバス配線21に直交して、ソースバス配線23が配設されている。

2本のゲートバス配線21及び2本のソースバス配線23に囲まれた矩形の各領域には、絵素電極41が配されている。ゲートバス配線21とソースバス配線23との交差部近傍のゲートバス配線21上には、スイッチング素子として機能するTFT31が形成されている。ゲートバス配線21の一部がTFT31のゲート電極として機能している。TFT31のドレイン電極は絵素電極41に電氣的に接続されている。TFT31のソース電極には、ソースバス配線23から分岐した支線が接続されている。

第12図のアクティブマトリクス基板は、第11図の基板と同様であるが、TFT31付近の構成が異なる。即ち、TFT31はゲートバス配線21から分岐したゲートバス支線22上に形成されている。ゲートバス支線22の一部がTFT31のゲート電極として機能している。

(発明が解決しようとする課題)

このような基板を有する表示装置を用いて高密度の表示を行う場合、非常に多数の絵素電極41

と T F T 3 1 とを配列することが必要となる。ところが、T F T 3 1 は基板上に作製した時点で動作不良素子として形成されることがある。このような不良素子に連結された絵素電極は、表示に参与しない点欠陥を生ずる。点欠陥は表示装置の画像品位を著しく損ない、製品の歩留りを大きく低下させる。

点欠陥の主な発生原因は、大別すると 2 種類ある。1 つは走査信号によって絵素電極が選択されている時間内に、絵素電極に十分な充電が行われないために起こる不良（以下では「オン不良」と称す）である。他の 1 つは、充電された絵素電極の電荷が非選択時間内に漏洩してしまう不良（以下では「オフ不良」と称す）である。オン不良は T F T の不良に起因する。オフ不良は T F T を介する電氣的漏洩によって生ずる場合と、絵素電極とバス配線との間の電氣的漏洩によって生じる場合とがある。何れの不良が生じても、絵素電極と対向電極との間に必要な電圧が印加されないため、点欠陥を生じることになる。このような不良は、

絵素電極と対向電極との間に印加される電圧が0 Vのときに光の透過率が最大となるノーマリホワイトモードでは輝点として現れ、該電圧が0 Vのときに光の透過率が最低となるノーマリブラックモードでは黒点として現れる。

このような欠陥は、レーザトリミング等を行うことにより修正し得る。しかし、この欠陥修正は、表示装置を組み立てる前のアクティブマトリクス基板の段階で行われなければならない。絵素欠陥を表示装置として組み立てた後に検出することは容易であるが、絵素欠陥をアクティブマトリクス基板の段階で検出することは極めて困難である。特に絵素数が10万個～50万個以上もある大型表示装置では、全ての絵素電極の電気的特性を検出して不良TFTを発見するには、極めて高精度の測定機器等を使用しなければならない。このため、検査工程が繁雑となり、量産性が阻害される。従って、コスト高になるという結果を招く。このような理由で、絵素数の多い大型表示装置では、上述のレーザ光を用いた基板の状態での絵素欠陥

の修正を行なうことができないというのが実情である。

本発明はこのような問題点を解決するものであり、本発明の目的は、スイッチング素子の不良による絵素欠陥が生じて、表示装置を組み立てた状態で該欠陥を目立たないように修正し得るアクティブマトリクス型表示装置の製造方法を提供することである。

(課題を解決するための手段)

本発明のアクティブマトリクス型表示装置の製造方法は、絶縁性基板と、該基板上に縦横に配線された走査線及び信号線と、該走査線から分岐した走査支線と、該走査支線の先端部に形成されスイッチング素子と、該スイッチング素子に接続された絵素電極とを、備えており、該スイッチング素子の該走査線側の側部から該走査線までの距離が、光エネルギーを照射して該走査支線を切断し得る大きさであるアクティブマトリクス基板を形成する工程と、該アクティブマトリクス基板と対向基板とを貼り合わせて、該アクティブマトリク